

直接貼付 InP/Si 基板の加熱処理プロセスの依存性について

Annealing process dependence of directly bonded InP/Si substrate

上智大学 理工学部, 佐藤元就, 韓旭, 松浦正樹, 白井琢人, 石崎隆浩, 対馬幸樹,
澁川航大, 藤原啓太, 下村和彦

Sophia University, Motonari Sato, Xu Han, Masaki Matsuura, Takuto Shirai, Takahiro Ishizaki,
Koki Tsushima, Kota Shibukawa, Keita Hujiwara, Kazuhiko Shimomura

E-mail: kshimom@sophia.ac.jp

はじめに

現在、移動通信システムの発達によって通信容量が増加し、電気配線における発熱や消費電力の増大が問題となっている。そこで、電気配線を光配線に置き換えるシリコンフォトニクスに関する研究が盛んにおこなわれてきた。これに対し、我々は、薄膜の InP と Si 基板を直接貼付法によって貼り合せ、この InP/Si 基板上に InP 系結晶の成長をすることで光デバイスの集積および作製を行う手法を提案してきた[1]。

今回、InP/Si 基板作製におけるアニール処理の方法を変化させ、基板の表面状態をノマルスキー顕微鏡で観察し、その上に成長した MQW レーザ構造の電気特性の評価を行ったので報告する[2]。

実験方法

はじめに MOVPE 法を用いて n-InP 基板(100)上に i-InP(100nm)/i-GaInAs(200nm)/n-InP template layer(1.0 μ m)/i-GaInAs(20nm)の InP 薄膜を成長させた。この InP 薄膜を選択エッチングを用いて露出させた上で InP 薄膜と Si 基板の表面を H₂SO₄ 溶液(H₂SO₄:H₂O₂:H₂O=3:1:1)溶液で親水化させ、両基板を貼り合わせた。

Fig.1 のように 8 時間のアニール処理のみを行った基板と、3.5 時間かけて 60°C から 110°C までアニール処理を行った後、室温に戻してから 8 時間のアニール処理を行った基板、さらに 3.5 時間かけて 60°C から 150°C までアニール処理を行った後、室温に戻してから 8 時間のアニール処理を行った基板の合計 3 種類のアニール法の基板を作製した。Fig.2 のように作製した基板の表面状態をノマルスキー顕微鏡を用いて観察しボイド占有率の導出を行った。その後、InP/Si 基板上に SCH-5 層 MQW レーザ構造を MOVPE 法で成長し、電極形成を行った後、ブロードレーザ素子の発振特性を評価した。

実験結果

Table.1 はアニール処理方法の種類ごとにボイド占有率、閾値電流密度および閾値における電圧を示した表である。この表より、8 時間のアニール処理のみを行った基板と比較して、2 段階アニールした基板においてボイド占有率が低下したことがわかる。また、110°C での 2 段階アニール基板の方が 8 時間アニール基板よりも低い閾値電流密度を示した。150°C での 2 段階アニール基

板は 8 時間アニール基板よりも高い閾値電流密度を示した一方で、低い閾値における電圧値が見られた。以上より、2 段階アニール処理を行うことにより基板の表面状態およびレーザ素子の発振特性の向上が得られたと考えられる。

謝辞

本研究は、科学研究費助成事業 JP18H01503, ツルギフォトニクス財団の援助を受けて行われた。

参考文献

- [1] K. Matsumoto, J. Kishikawa, T. Nishiyama, Y. Onuki, and K. Shimomura, Jpn. J. Appl. Phys., vol.55, no.11, p.112201, 2016.
[2] M. Aikawa, Y. Onuki, N. Hayasaka, T. Nishiyama, N. Kamada, X. Han, P. Gandhi Kallarasan, K. Uchida, H. Sugiyama and K. Shimomura, Jpn. J. Appl. Phys., vol. 57, no. 2S1, 02BB04, pp.02BB04-1-6, Feb. 2018.

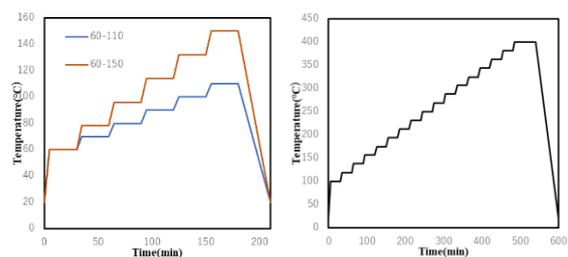


Fig.1 Annealing process of InP/Si substrate



Fig.2 Surface condition of InP/Si substrate observed by Nomarski microscope

Table.1 Characteristics of InP/Si substrate and LDs

	2段階アニール 110°C	2段階アニール 150°C	8時間加熱のみ
ボイド占有率 (%)	3.30	2.63	5.81
閾値電流密度 (kA/cm ²)	2.46	3.74	2.78
閾値における電圧 (V)	7.80	7.42	7.83