

界面平坦性から見た極薄金属酸化 $\text{Al}_2\text{O}_3/\text{4H-SiC}$ 構造の有用性

Availability of $\text{Al}_2\text{O}_3/\text{4H-SiC}$ structure formed by metal layer oxidation from viewpoint of interface flatness

○土井拓馬^{1,2}, 柴山茂久¹, 竹内和歌奈^{1,3}, 坂下満男¹, 田岡紀之¹, 清水三聡², 中塚理¹
(1. 名大院工, 2. 産総研・名大 GaN-OIL, 3. 愛知工大)

T. Doi^{1,2}, S. Shibayama¹, W. Takeuchi^{1,3}, M. Sakashita¹, N. Taoka¹, M. Shimizu², O. Nakatsuka¹
(1. Grad. Sch. of Eng., Nagoya Univ., 2. AIST-NU GaN-OIL, 3. Aichi Inst. of Tech.)

E-mail: tdoi@alice.xtal.nagoya-u.ac.jp

[研究背景] 4H-SiC MOSFET の高チャネル移動度実現に向けて、MOS 界面の界面準位密度 (D_{it}) 低減と界面粗さの抑制が必要不可欠である。また近年では、4H-SiC における界面付近の原子積層構造が伝導帯端揺らぎを起し D_{it} に影響を及ぼすという予測もされており[1], 界面粗さと D_{it} の関係解明は重要な課題と考える。我々はこれまで、4H-SiC 表面を劣化させないような絶縁膜形成手法として、極薄金属膜酸化 (Metal layer oxidation, MLO) 法を提案してきた[2]。本手法では、厚さ 0.1–0.2 nm の Al 薄膜堆積と室温酸化を繰り返すことで 4H-SiC 基板上に Al_2O_3 薄膜を形成する。本手法により、①基板酸化物の形成を X 線光電子分光 (XPS) 法の検出限界以下まで抑制できること、②伝導帯付近において $10^{11} \text{ cm}^{-2}\text{eV}^{-1}$ 台の低い D_{it} を実現できることを報告してきた[2]。これらに加えて、基板酸化を抑制した本手法では、平坦な MOS 界面の実現が期待される。本講演では、MLO- $\text{Al}_2\text{O}_3/\text{4H-SiC}$ 界面粗さ、および界面粗さと D_{it} の関係について調査した結果を報告する。

[実験結果] n 型 4H-SiC 基板を 1%HF で 1 分間洗浄し、MLO 法を用いて膜厚約 6 nm の Al_2O_3 を室温で堆積した。比較のため、1100 °C において 2 時間の熱酸化を行い、膜厚約 11 nm の SiO_2 を形成した試料も用意した。これらを 1%HF 溶液中に 60 分間浸漬し、絶縁膜をエッチングした。XPS 測定から、基板表面の Si 酸化物中の Si 原子の密度は、MLO 試料で検出限界以下、熱酸化試料では $1 \times 10^{13} \text{ cm}^{-2}$ (α -クウォーツ 0.1 ML と同程度) 以下と非常に少ないことを確認した。表面構造を原子間力顕微鏡 (AFM) で観察した結果、MLO- Al_2O_3 を堆積、エッチングした試料の表面は、HF 洗浄基板と遜色なく平坦であることが分かった (**Fig. 1**)。一方、熱酸化試料では、全体的に表面荒れが大きく、微小粒の存在も確認され、RMS 粗さも増大した。

続いて、表面粗さの異なる 2 種類の基板、HF 洗浄基板 (**Fig. 1(a)**)、および熱酸化試料を HF エッチングした基板 (**Fig. 1(c)**) に対して、Al/ALD- Al_2O_3 (~13 nm)/MLO- Al_2O_3 (~6 nm)/4H-SiC 構造の MOS キャパシタを作製し、50 K におけるコンダクタンス法から、 D_{it} 分布を見積もった (**Fig. 2**)。2 試料は同程度の D_{it} を示すことから、界面粗さの増大は今回測定したエネルギー範囲の D_{it} 増大に大きな影響を及ぼさないことが分かった。

[結論] MLO 法により、低 D_{it} かつ基板表面の平坦性を維持した MOS 界面を実現できることが分かった。これにより、可動キャリア密度およびキャリアの移動度両方の増大が期待される。また、界面粗さが D_{it} に大きな影響を与えていないという結果は、MLO 法導入による D_{it} 低減の支配的要因が基板酸化抑制そのものにある可能性を支持している。

本研究で使用した SiC 基板は株式会社デンソーよりご提供いただいた。

[1] Y. Matsushita *et al.*, Nano Lett. **17**, 6458 (2017). [2] T. Doi *et al.*, SSDM 2019, K-6-03.

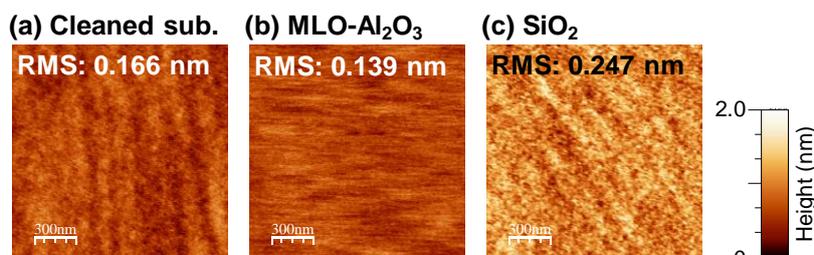


Fig. 1 AFM images for (a) HF-cleaned 4H-SiC substrate, and samples immersed in HF solution for 60 min of (b) MLO- $\text{Al}_2\text{O}_3/\text{4H-SiC}$ and (c) $\text{SiO}_2/\text{4H-SiC}$ structures.

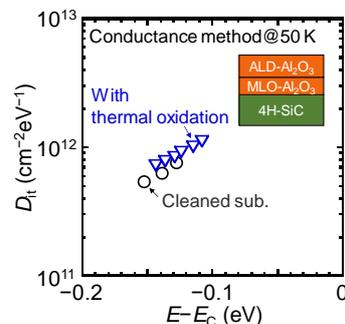


Fig. 2 D_{it} distributions for $\text{Al}_2\text{O}_3/\text{4H-SiC}$ MOS capacitors.