

光照射及び低温化により生じるヒステリシスの違いによって検出される NO-POA と水蒸気 POA を行った p 型 SiC MOS 界面特性の違い

Different effects between NO-POA and H₂O-POA processes on p-type SiC MOS interface characteristics detected by photo-assisted C-V measurements and low temperature C-V measurements

東京大学大学院工学系研究科 マテリアル工学専攻 ○長谷川 凜平, 喜多 浩之

Department of Materials Engineering, The University of Tokyo, ○Rinpei Hasegawa and Koji Kita

E-mail: hasegawa@scio.t.u-tokyo.ac.jp

[緒言]SiC MOS 界面特性を向上させるプロセスには、広く用いられている NO 中での post oxidation annealing (NO-POA) のほかに、wet-POA がある。NO-POA は、n 型 MOSFET の性能向上に有効であるが、PMOSFET では、界面欠陥を低減する一方、負方向のバイアスストレス下でホール捕獲によって特性劣化を生じることが問題となる[1]。一方、我々は WET-POA が PMOS 界面欠陥低減に対して有効であることを報告している[2]。しかし、これらのプロセスが界面欠陥をどのように低減しているかを正しく理解するためには、深い準位や、界面から僅かに離れたゲート絶縁膜中の捕獲準位 (near-interface traps; NITs) についての評価が必要となる。そこで本研究では、従来と同様な D_{it} (界面準位密度) の評価を行うだけでなく、光照射を用いた測定や低温下での測定を活用し、NO-POA、wet-POA の効果の違いの解析を試みた。

[実験]4H-SiC(0001)基板 (p 型、ドーパ濃度 $1.3 \times 10^{16} \text{cm}^{-3}$ のエピタキシャル層を持つ) 上に MOS キャパシタを作成した。1300°C のドライ酸化を行ったあと、0.9atm-H₂O+0.1atm-O₂ の雰囲気中、800°C で 30min または 8hr の wet-POA を行ったものと、N₂:NO=0.1:0.05(L/min)雰囲気中、1150°C で 30min、8hr の NO-POA を行ったものを作製した。その後ゲート電極として Au を蒸着した。作製したサンプルに対して C-V 測定を行い、 D_{it} を High-Low 法 (1MHz-1kHz) で求めた。さらに、1 分間 3.4 eV の単色光を電極に照射した後、光を切ってから電圧スイープを行って C-V 特性のヒステリシスを評価した (photo-assisted C-V 測定)。また、-100°C の低温下で C-V 測定を行ったときのヒステリシスを評価した。

[結果及び考察]NO-POA、wet-POA のどちらも、ドライ酸化のみの場合に比べ D_{it} は大きく低減されたが (Fig.1)、欠陥の低減のされ方には違いがあることがわかった。まず photo-assisted C-V のヒステリシス幅の表面ポテンシャル (Φ_s) 依存性 (Fig.2) をみると、NO-POA よりも wet-POA においてヒステリシス幅が半分以下に抑制されており、深い準位を持つトラップの密度が低減されていることが明らかである。ヒステリシス幅から推定されるトラップ総量は wet-POA では $\sim 1.0 \times 10^{11} \text{cm}^{-2}$ に対し、NO-POA は $\sim 2.6 \times 10^{11} \text{cm}^{-2}$ であった。また、Fig.2 の傾き ($=d(\Delta V_g)/d\Phi_s$) はその Φ_s 近傍のエネルギー準位に存在するトラップの量を表す。図のエネルギー範囲で直線的に増大する NO では、深い準位まで一様に欠陥準位が存在することを示唆するのに対し、wet では比較的浅いエネルギーレベル ($\Phi_s=0.1\sim 0.3\text{eV}$) に欠陥が存在するものの、より深いエネルギー準位での欠陥の密度が極めて小さいことを示唆する。図3には、室温及び-100°Cでの 1 MHz の C-V 特性を並べて示す。NO-POA では、低温化によってフラットバンド電圧 (V_{FB}) が正方向にシフトするもののヒステリシスの増大は認められない。ところが wet-POA では低温でヒステリシスが顕在化するため、時定数の長いトラップが NO-POA に比べて多く残留していることが分かる。これは界面近傍の酸化膜中に形成される NIT が NO-POA で効率よく除去されるが wet-POA では十分に除去できていないことを示す。また NO-POA の photo-assisted CV で検出された深いエネルギーの欠陥準位については、NIT ではなく、SiC 表面に形成された、時定数の比較短かいものであることも示唆される。尚、本研究の一部は JSPS 科研費補助金の助成により行われた。

参考文献: [1] J. Rosen et al. J. Appl. Phys. 105, 124506 (2009) [2] J. Koyanagi and K. Kita. SSDM (2018)

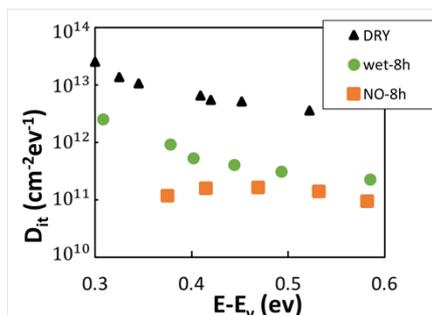


Fig.1 Energy distribution of D_{it} of NO-POA and wet-POA samples. The result without POA is also shown.

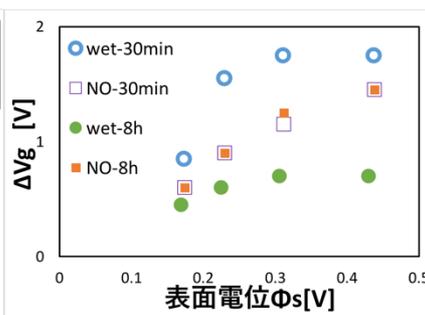


Fig.2 Hysteresis width (ΔV_g) of photo-assisted C-V measurements as a function of surface potential (Φ_s).

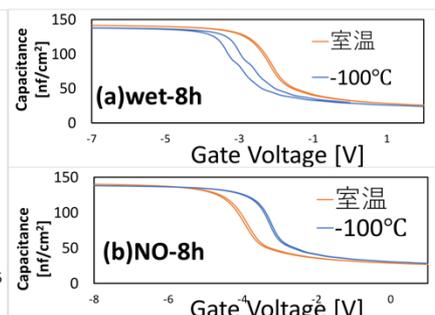


Fig.3 Comparison of bidirectional C-V curves at -100°C and room temperature for the samples with (a) wet-POA 8hr and (b) NO-POA 8hr.