

超高温プロセスで作製した 4H-SiC(0001) pMOSFET の 高温特性と CMOS 応用

High-temperature characteristics of 4H-SiC(0001) pMOSFET fabricated with ultrahigh temperature processes and its application to CMOS

阪大院工 Kidist Moges, °細井 卓治, 志村 考功, 渡部 平司

Osaka Univ., Kidist Moges, °Takuji Hosoi, Takayoshi Shimura, Heiji Watanabe

E-mail: hosoi@mls.eng.osaka-u.ac.jp

【はじめに】 SiC はイオン注入により作製した n/p-MOSFET 両方の動作が実証されている唯一のワイドバンドギャップ半導体材料であり、その CMOS 素子は極限環境エレクトロニクスへの応用が期待されている。しかし、nMOSFET に関しては、これまでに多くのプロセス改善や特性評価が行われてきたが、pMOSFET に関する知見は不足している。我々は SiO₂/SiC 界面欠陥を低減可能なゲート酸化プロセスとして、超高温・低酸素分圧酸化を提案しており、nMOSFET だけでなく、pMOSFET の特性改善にも効果的であることを報告している[1, 2]。本研究では、作製した pMOSFET の高温での閾値電圧安定性を評価すると共に、超高温プロセスの CMOS 応用について検討した。

【実験および結果】 n エピ層付 4H-SiC(0001) 基板上に、Al イオン注入と活性化アニール (1600°C) を施し、p⁺ S/D 領域を形成した。ゲート酸化膜を 1600°C、0.3% O₂ 雰囲気下での超高温・低酸素分圧酸化 (LP-ox.) で形成した後、一部の試料には 1200°C、3% H₂/N₂ 雰囲気下でフォーミングガスアニール (FGA) を施し、pMOSFET を作製した。図 1 に作製した pMOSFET の I_d-V_g 特性と閾値電圧 (V_{th}) の測定温度依存性を示す。比較用に作製した 100% O₂ 雰囲気中でゲート酸化を行った試料に対して、超高温・低酸素分圧酸化試料はオン電流が大幅に増大すると共に、閾値電圧も低減していることがわかる (図 1(a))。また、その特性は高温 FGA によりさらに改善しており、室温から 200°C の範囲でほとんど閾値電圧が変動しないこともわかった (図 1(b))。NO 窒化を施した pMOSFET は高温ほど大きな V_{th} シフトを示した[3]ことを考慮すると、超高温酸化プロセスに優位性があると言える。さらに、NO 窒化処理は正孔トラップ生成を促進する[4]ことから、pMOSFET ではオン時に正孔注入による閾値電圧変動が懸念される。超高温酸化で作製した pMOSFET に対してゲート電圧+15 V、150°C の正バイアス温度ストレスを印加し、閾値電圧安定性を評価したところ、高温 FGA 処理を施すことで V_{th} シフトが低減することも確認した (図 2)。以上の結果は、超高温酸化プロセスと高温 FGA 処理が有用であることを示しており、また、作製した pMOSFET と nMOSFET はほぼ同じ移動度を示す[1, 2]ことから、CMOS 応用が期待される。講演当日は試作した CMOS 特性についても報告する。

【参考文献】 [1] T. Hosoi *et al.*, Appl. Phys. Express **11**, 091301 (2018). [2] K. Moges *et al.*, Appl. Phys. Express **12**, 061003 (2019). [3] S. Katakami *et al.*, Mater. Sci. Forum **740-742**, 958 (2013). [4] Y. Katsu *et al.*, Mater. Sci. Forum **858**, 599 (2016).

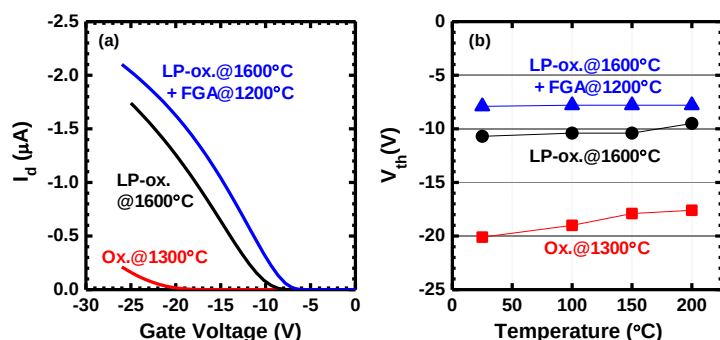


Fig. 1 (a) I_d - V_g characteristics and (b) temperature dependence of threshold voltage for 4H-SiC(0001) pMOSFETs fabricated with ultrahigh-temperature oxidation at 1600°C and subsequent FGA at 1200°C.

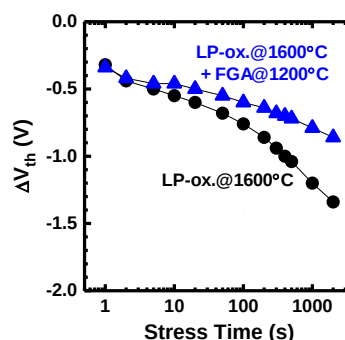


Fig. 2 V_{th} shift of 4H-SiC(0001) pMOSFETs under positive bias temperature stress ($V_{g, stress} = +15$ V, 150°C).