単結晶シリコン薄膜のプラスチック基板上への 局所転写に関する研究 Development of Local Transfer Process of Single-Crystalline Silicon Thin Films on Plastic Substrate 広大院先端研, ⁰平野 友貴,河北 竜治,花房 宏明,東 清一郎 Hiroshima Univ.¹, ^oT. Hirano, R. Kawakita, H. Hanafusa, and S. Higashi E-mail: semicon@hiroshima-u.ac.jp

序>近年、より一層注目を集めているフレキシブルエレクトロニクスは低温形成が可能な有機物・酸化物半導体を用いて発展してきた が、CMOS 集積回路やメモリなどの高速動作が求められる領域においては高性能結晶シリコンデバイスでの作製が強く望まれている。 耐熱温度の低いフレキシブル基板上で高温プロセス (~1000 °C) が必要な結晶シリコンデバイスを実現するために、ガラス基板上に堆積 したポリイミド上で TFT (Thin Film Transistor) を作製し、その後エキシマレーザーを照射してデバイス領域をガラス基板から剥離する レーザーリフトオフ (LLO) 法や、プラスチック基板上に PDMS などの密着層を介在させ SOI (Silicon on Insulator) ウェハ上の単結晶 シリコン (c-Si) 薄膜を転写する ALT (Adhesion layer-mediated Layer Transfer) 法などの層転写技術が研究・開発されている[1,2]。しかし、 これらの技術は高い耐熱性のプラスチック基板に限定して使用されており、また複雑なプロセス工程の追加・デバイス支持基板全面を転 写する必要がありデバイスを局所的に作製することができないなどの理由により製造コストを抑制する事が困難といった課題を有して いる。そこで本研究室では、SOI ウェハ上に局所的に極微細な SiO2 pillar で支えられた中空構造 c-Si 薄膜を水により誘起されるメニス カス力を用いてプラスチック基板上へ低温転写 (~80 °C) する MLT (Meniscus force-mediated Layer Transfer) 技術を提案している。MLT 技術は、成熟した従来の Si プロセスを採用しているため、莫大なランニングコストはかからず、これまでに 99.9% 以上の転写歩留ま りで高い電界効果移動度、高い信頼性を有する CMOS 回路やメモリの作製を報告している[3,4]。しかしながら、使い捨てが求められる バイオセンサーなどのより広範なアプリケーションへ応用するためには、材料利用効率の向上とコストの大幅な削減が必要とされる。よ って本研究では、同一 SOI ウェハ上の c-Si 薄膜を複数のプラスチック基板上の必要な領域にのみに局所的に繰り返し転写するプロセ スの構築を試みた。

実験方法>MLT 技術による c-Si 薄膜の転写プロセスの概念図を Fig.1 に示す。中空構造を作製するために SOI 層をドッグボーン形 状にパターニングした(Fig.1.(a))。400 nm 四方のレジストドットをマスクとして極微細な SiO₂ pillar 形成のために PSI (Pillar Shaping Implantation; P^+ : 1.0 × 10¹⁴, 130 keV) を行った(Fig.1.(b))。BOX (Buried Oxide) 層を 10% の HF にてウェットエッチングすることで中 空構造の c-Si 薄膜を支える SiO₂ pillar を形成した(Fig.1.(c))。この中空構造 c-Si 薄膜と PET 基板を純水を介して対向密着させ 80 $^{\circ}$ C のホットプレート上で水分を蒸発させることで、両基板を引きつける強いメニスカス力が誘起され c-Si 薄膜が PET 基板上へ低温転写 される(Fig.1.(d))。c-Si 薄膜の局所転写プロセスの概念図を Fig.2 に示す。PET 基板上の非転写領域に疎水性薄膜を ~30 nm 堆積させ疎

水性領域を形成し、400 µm 四方の転写領域に対し UVO3 処理を行い親水性パターニングを行った (Fig.2.(a))。この PET 基板を純水に浸漬後、引き上 げると親水性領域のみに自己整合的に純水が配置 し(Fig.2.(b))、この状態で c-Si 薄膜と対向密着さ せ、MLT を行い局所的な転写を行った(Fig.2.(c))。 結果>疎水性領域の接触角は 114°,親水性領域で は 30°であった。この高い濡れ性勾配により純水 は MLT の際にメニスカス力によって両基板から 引きつけられても親水性領域内にピニングされ疎 水性領域へ拡大することなく、c-Si 薄膜は親水性領 域内のみで局所転写された(Fig.3)。Figure 3 より転 写されていない領域の中空構造 c-Si 薄膜はダメー ジなく元の形状を維持していることが分かる。この ことから同一 SOI ウェハから複数のプラスチック 基板へ繰り返しての転写が可能となる。今回、液滴 量は 3 nL 程度であるため、局所転写は約 20 秒で 行われた。以上より、本技術を応用することでプラ スチック基板上の必要な領域のみに局所的に c-Si デバイスを高転写歩留まり、低コスト、高いスルー プットで作製することが可能となりフレキシブル ハイブリッドエレクトロニクスの更なる発展が期 待できる。

謝辞>本研究の一部は広島大学ナノデバイス・バイ オ融合科学研究所 (RNBS) を用いて行われた。 参考文献>[1] R. Delmdahl, *et. al.*, Phys. Procedia **41**, 241 (2013). [2] K. J. Lee, *et. al.*, Adv Mater. **17**, 2332 (2005). [3] R. Mizukami, *et. al.*, IEEE J. Electron Devices Soc. **7**, 943 (2019). [4] T. Hirano, *et. al.*, accepted to Jpn. J. Appl. Phys. (2020).



Fig.3 Optical microscope images of (a) locally transferred SOI islands on PET and (b) removed SOI islands on the initial SOI wafer.