

繰り返し液相堆積 SrTiO₃ 薄膜の誘電率向上の検討

Improvement in dielectric constant of SrTiO₃ thin film formed by multi-step liquid phase deposition

横国大院工 ○(M2)百貫 将吾, 荒川 太郎, 羽路 伸夫

Graduate School of Eng., Yokohama National Univ. ○S. Hyakkan, T. Arakawa, and N. Haneji

E-mail: hyakkan-shogo-xj@ynu.jp, haneji-nobuo-vx@ynu.ac.jp

1. 研究背景

チタン酸ストロンチウム (SrTiO₃) は常誘電体で、高誘電率材料として DRAM などのメモリに応用されている。我々はこれまで、低コストで低温プロセスである SrTiO₃ 膜の製膜方法として、塩化ストロンチウム (SrCl₂)、チタンフッ化アンモニウム ((NH₄)₂TiF₆) を用いた液相堆積 (Liquid Phase Deposition: LPD) 法を検討し、SiO₂/Si 上への SrTiO₃ 薄膜合成に成功している。^[1]しかし、比誘電率は 90 程度で、硝酸ストロンチウム (Sr(NO₃)₂) を用いた外部研究^[2]やゾルゲル法などの他の製膜法^[3,4]を用いた場合と比較すると比誘電率が低いという問題があった。そこで、比誘電率の向上を図るため、堆積を 2 回に分けて行う繰り返し LPD 法を提案し、本手法によって製膜した SrTiO₃ の特性を評価したので報告する。

2. 実験方法と特性評価

濃度が SrCl₂・6H₂O = 0.025 mol/L, (NH₄)₂TiF₆ = 0.025 mol/L, H₃BO₄ = 0.075 mol/L となるよう SrCl₂・6H₂O, (NH₄)₂TiF₆, H₃BO₄ の溶液を調製し、それぞれ 1 時間冷却後 H₃BO₄ 溶液以外を混合、その後混合溶液と H₃BO₄ 溶液を再び 1 時間冷却後混合し浸漬液とした。調製した浸漬液に SiO₂ (10 nm)/Si 基板を浸し、堆積温度を 40 °C として堆積を行った。堆積時間は膜質向上を図るため浸漬液を 3.0 時間毎に取り替え、計 6.0 時間の堆積を行う繰り返し堆積 (今回は 2 回堆積) を検討した。また、結晶化を促進するために、計 6.0 時間の堆積後に酸素雰囲気中、400 °C でポストアニール処理を 30 分行った。

図 1 に計 6.0 時間の 2 回堆積を行った基板(左)と堆積を分けずに一度に 6.0 時間堆積させた基板(右)の走査電子顕微鏡 (SEM) 表面像の比較を示す。繰り返し堆積を行った基板はひび割れもなく平坦な薄膜が形成されている。

図 2 に 2 回堆積の基板表面と断面の SEM 像を示す。図 2 の断面像より、膜厚 126 nm の薄膜が確認できた。繰り返し堆積を行うことによって、密で均一な薄膜の形成に成功した。

作製した基板上部に直径 300 μm の円形パターンの Al 電極を蒸着させ、下部には全面 Al 電極を蒸着した。図 3 に 2 回堆積を行ったアニール前後と 1 回堆積しアニールを行った SrTiO₃/SiO₂/Si 基板に対する C-V 特性を測定した結果を示す。この測定結果から 2 回堆積後にアニールを行った SrTiO₃ 膜の比誘電率 300 と見積もられ、他の製膜法と比較して同等以上の値であり、1 回堆積の 90 と比較して約 3 倍となった。またアニール前後で比較すると、アニール処理を施すことでフラットバンドシフトも改善し、ヒステリシスループも閉じて常誘電特性を示した。

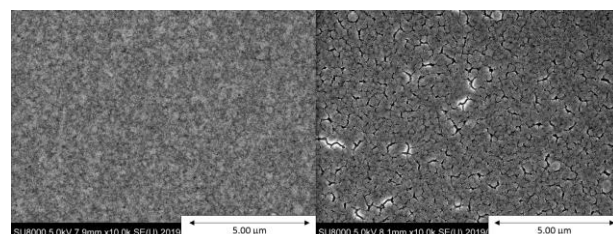


Fig. 1. SEM images of surfaces of deposited SrTiO₃. (Left) Two-step LPD. (Right) One-step LPD.

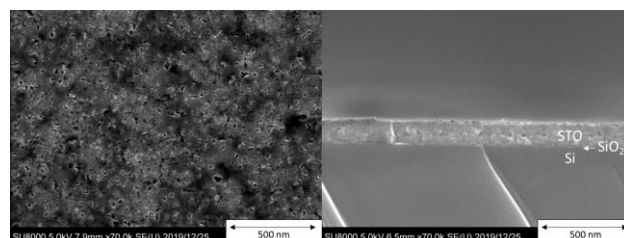


Fig. 2. SEM images of SrTiO₃ deposited by two-step LPD. (Left) Surface. (Right) Cross-section.

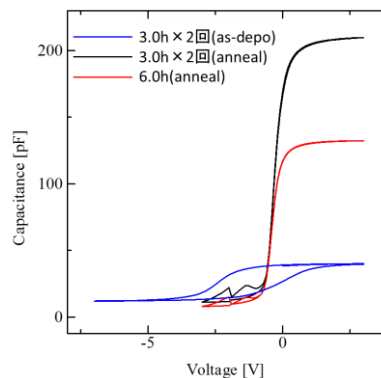


Fig. 3. Capacitance-voltage characteristics of SrTiO₃ deposited by two-step LPD.

3. まとめ

LPD 法において繰り返し堆積を導入することによって、高誘電率の SrTiO₃ 薄膜 (比誘電率 300) の合成に成功した。これは繰り返し堆積により溶液濃度が低くなる前の状態での成膜を行えることで、より膜が密になり、単位膜厚あたりの密度が増加したのが理由と思われる。

参考文献

- [1] 國光ほか, 第 77 回応用物理学会秋季学術講演会, 15p-B9-5 (2016).
- [2] Y. Gao *et al.*, Chem. Master. 14, 5006, (2002).
- [3] C. Diao *et al.*, Ceram. Int. 45, 11784 (2019).
- [4] M. -J. Chung *et al.*, ACS Appl. Mater. Interfaces 2018, 10, 8836, (2018).