

n 型結晶 Si 太陽電池モジュールの Na 起因の電圧誘起劣化への 事前逆バイアス印加の影響

Effect of the prior reverse bias application on the Na-related potential-induced degradation of n-type crystalline Si photovoltaic modules

北陸先端大, 武 徳欽, Huynh Thi Cam Tu, 大平 圭介

JAIST, Deqin Wu, Huynh Thi Cam Tu, Keisuke Ohdaira

E-mail: s2010221@jaist.ac.jp

緒言: 結晶 Si (c-Si) 太陽電池(PV)モジュールの電圧誘起劣化(PID)に関し, これまで, p 型 c-Si 太陽電池については研究がさかんに行われているが, 変換効率が高い n 型 c-Si 太陽電池の先行研究がまだ少ない. 前回我々は, n 型フロントエミッター型(n-FE)c-Si 太陽電池モジュールの PID に関して, 表面パッシベーション膜への正電荷蓄積による PID が事前逆バイアス印加により遅延することを報告した^[1]. n-FE c-Si PV モジュールでは, Na 侵入に起因する PID も存在する^[2]. 今回我々は, n 型結晶 Si 太陽電池モジュールの Na 起因の PID に関する事前逆バイアス印加の影響を調査したので報告する.

実験方法: 面積 $20 \times 20 \text{ mm}^2$ の $\text{SiN}_x/\text{SiO}_2$ 積層をもつ n-FE c-Si セルを白板強化ガラス/EVA/セル/EVA/バックシートの構造でラミネートし, モジュールを作製した. 温度 85°C , 湿度 $<2\%\text{RH}$ で, カバーガラス表面に設置した Al 板を基準としてセル側に $+1000 \text{ V}$ の逆バイアスを 5 min , 5 h , 10 h 印加した後, 逆バイアス印加無しの対照試料とともに, カバーガラス表面に設置した Al 板を基準として, セルに -1000 V を印加し, PID 試験を行った.

結果・考察: Fig. 1 に, n-FE c-Si PV モジュールの, 初期値で規格化した短絡電流密度($J_{sc}/J_{sc,0}$), 開放電圧($V_{oc}/V_{oc,0}$), 曲線因子(FF/FF_0), 最大出力($P_{\max}/P_{\max,0}$)の PID 試験時間依存性を示す. PID 試験を行った 2 h 後に, 事前逆バイアス無しおよび 5 min のモジュールは FF と $P_{\max}$ が大きく低下した. この FF 低下は, カバーガラスなどからドリフトした Na が, p-n 接合内に侵入して多数の欠陥準位を形成し, 再結合電流が増加したためと考えられる^[2]. 一方, 5 h , 10 h の事前逆バイアス印加により, $P_{\max}$, FF の低下が遅延した. 長時間の事前逆バイアス印加により, カバーガラスや封止材中の Na がセル表面から遠ざけられ, セル内への Na 侵入に要する時間が増大したためと考えられる.

参考文献: [1] 武 他, 第 68 回応用物理学会春季学術講演会講演予稿集, 18p-P09-1 (2021). [2] Y. Komatsu et al., Microelectron. Reliab. 84, 127 (2018).

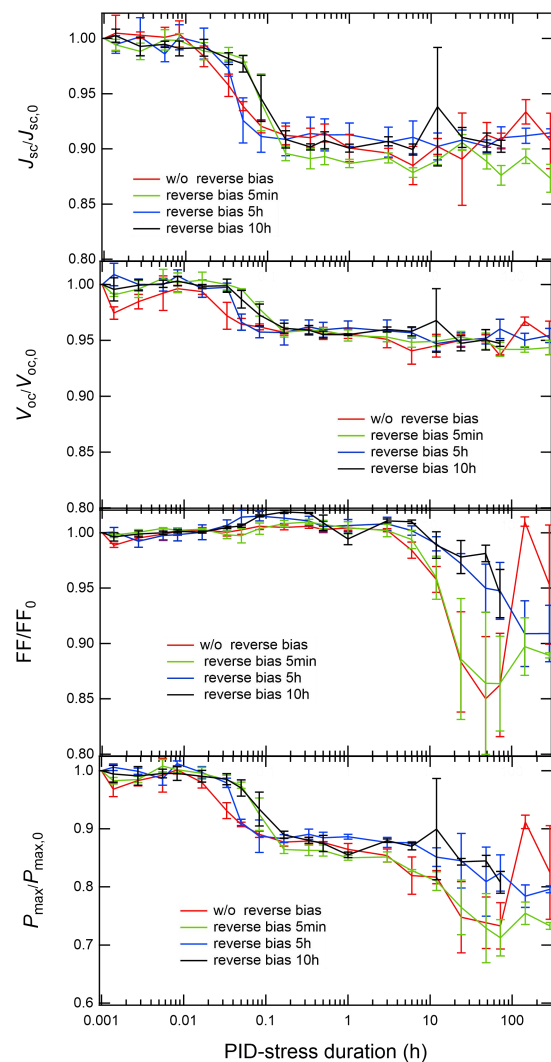


Fig. 1. Performance of n-FE c-Si PV modules with and without prior reverse bias application as a function of PID-stress duration.