SOI 基板上における Ca シリサイド層の形成

Formation of calcium silicides on SOI substrates

[○]伊藤善常¹, 中塚理^{1,2}, 黒澤昌志¹ (1.名大院工, 2.名大未来研)

[○]Y. Ito¹, O. Nakatsuka^{1,2}, and M. Kurosawa¹ (1. Grad. Sch. of Eng., Nagoya Univ., 2. IMaSS, Nagoya Univ.) E-mail: kurosawa@nagoya-u.jp

[はじめに] プレーナー型 Si ナノワイヤ熱電発電デバイス[1]のように、半導体集積回路の製造プロセスで作製可能なエナジーハーベスティングデバイスや材料開発が望まれている. 最近、高抵抗 Si(111)基板上に形成された CaSi₂ 薄膜が非常に高いパワーファクター (37 μW/cmK²@室温)[2]を示すことが報告された. 本研究では、Si-on-insulator(SOI) 基板上における Ca シリサイド薄膜の形成を行い、その物性評価を試みたので報告する.

[実験方法および結果] SOI 基板 (面方位:(001)) 上に基板を 700℃に加熱した状態で Ca を蒸着させた. 本手法により、相互拡散を誘起し Ca シリサイド層を形成した. Ca の蒸着時間を 30, 95, 120 min と変化させた試料に関して、X 線回折の 2 θ スキャンを測定した. その結果を Fig. 1 に示す. いずれの試料においても多結晶化を示唆する回折ピークが観測された. 具体的には、2 θ = 16.5°、28.2°、31.8°、33.3°付近に CaSi 由来の回折ピークが確認できた. 2 θ = 46.7°および82.3°付近にも回折ピークが出現したが、CaSi と Ca₂Si のいずれに起因するのかは、回折角が非常に近いため断定できなかった. 顕微ラマン分光法からは、CaSi のみならず Ca₂Si に起因する振動モードが観測された. Ca 蒸着量の増加とともに、後者に起因

するラマンピークが増大した. そのため, Ca 蒸着量の増加に伴い Ca リッチな相の形成が促進されている可能性がある. 当日の講演では, 熱電変換特性などについても報告する予定である.

[謝辞] 本研究の一部は、JST-CREST (JPMJCR19Q5)、JSPS 科研費(20H05188、21H01366) および公益財団法人立松財団の研究助成により実施されました。

[参考文献] [1] M. Tomita *el al.*, The proceedings of 2018 IEEE Symp. VLSI Technol., pp. 93-94. [2] 寺田 吏, 日本熱電学会誌 **17**, 78 (2020).

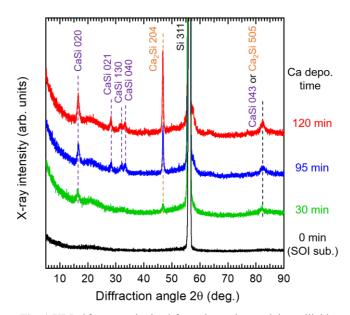


Fig. 1 XRD 2θ scans obtained from the various calcium silicide layers. That for the SOI substrate is also shown for comparison.