

Ge-on-Si (100) p-i-n ダイオードの室温 EL 発光における i-Ge 層膜厚の影響

Effects of i-Ge Thickness on Room-temperature Electroluminescence from Ge-on-Si(100) p-i-n Diodes

○佐々木 雅至、杉浦 由和、我妻 勇哉、山田 航大、澤野 憲太郎 (都市大総研)

○Masashi Sasaki, Yuwa Sugiura, Youya Wagatsuma, Kodai Yamada, Kentarou Sawano (Tokyo City Univ.)

E-mail: g2181230@tcu.ac.jp

1. **はじめに** 近年、オンチップ光配線の実現に向けてシリコンフォトニクスが注目されており、Si 基板上に直接成長可能な高効率な発光デバイスの実現が求められている。Ge は Si と同様に間接遷移型半導体であるが、引っ張り歪みを加えることで強い直接遷移発光を得ることが可能である。これまでに我々は、Ge-on-Si p-i-n ダイオードから強い室温 EL 発光を得ており、熱処理が発光増大に効果があることを報告している[1]。熱処理により、ドーパントの i-Ge 層への拡散が見られており、本研究では、i-Ge 層の厚さが EL 発光特性に与える影響を調べた。
2. **実験方法** Fig. 1 に作製したダイオード構造を示す。Ge-on-Si p-i-n 構造は固体ソース MBEにより成長した。Si(100)基板上に、B-doped Ge 層($T_g = 300^\circ\text{C}$, 500 nm)、i-Ge 層($T_g = 350^\circ\text{C}$, 0~150 nm)、P-doped Ge 層($T_g = 300^\circ\text{C}$, 500 nm)を成長し、p-i-n 構造を形成した。その後、低抵抗のオーミックコンタクトを得るために、表面偏析抑制のための極薄 Si 層($T_g = 300^\circ\text{C}$, 2 monolayers)を成長した後、P を δ ドーピングし、Ge cap 層($T_g = 300^\circ\text{C}$, 7 nm)を成長した[2]。その後、引っ張り歪みの増大、結晶性・ドーパント活性化の改善のために、成長後に熱処理($T_g = 650^\circ\text{C}$, 10 min)を行った。また、トップコンタクトには AuSb 電極($75\ \mu\text{m} \times 75\ \mu\text{m}$)をリフトオフで形成し、バックコンタクトには AuGa をチップ全面に堆積した。最後に、光学活性領域($100\ \mu\text{m} \times 100\ \mu\text{m}$)をフォトリソグラフィとドライエッチングによって作製した。
3. **実験結果** Fig. 2 に Ge p-i-n ダイオードの I-V 特性を、Fig. 3 に室温での EL 測定結果を示す。i-Ge 層が 90 nm から 40 nm に薄くなることで、オン電流の大幅な増大が見られ、EL 発光強度の増大も得られた。i-Ge 層を低温成長しているため、欠陥密度の高く非発光再結合確率が高いと予想され、そのため i-Ge 層薄層化によって発光効率が上昇したと考えられる。高効率な Ge LED の実現に向けて、i-Ge 層制御が重要であることが示された。その他、i-Ge 層厚依存性や、ドーパント拡散の影響について当日報告する。本研究の一部は科学研究費補助金(19H02175, 19H05616, 20K21009)の支援を受けて行われた。

[1] K. Yamada et al, Appl. Phys. Express 14, 045504(2021)

[2] M. Yamada et al, Appl. Phys. Lett. 107.132101(2015)

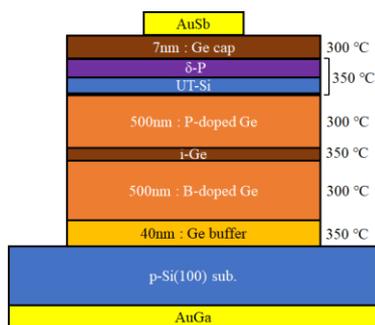


Fig 1. Sample structure.

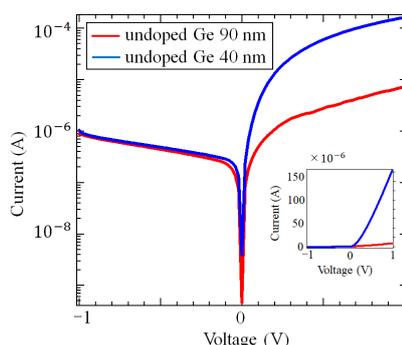


Fig 2. I-V characteristics for the Ge-on-Si diodes.

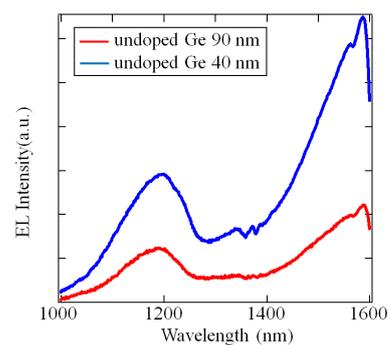


Fig 3. Room temperature EL spectra for the Ge-on-Si LEDs.