

N 極性面 GaN 基板上 Si 添加 GaN スパッタ膜の表面形態

Surface morphology of Si-doped GaN sputtered layer on N-polar GaN substrate

名大院工¹, (株)アルバック², 名大未来研³

○山田 真嗣¹, 白井 雅紀², 小林 宏樹², 上村 隆一郎², 加地 徹³, 須田 淳^{1,3}

Nagoya Univ.¹, ULVAC², Nagoya Univ. IMaSS²

°Shinji Yamada¹, Masanori Shirai², Hiroki Kobayashi², Ryuichiro Kamimura²,

Tetsu Kachi³, Jun Suda^{1,3}

E-mail: yamada@imass.nagoya-u.ac.jp

【はじめに】GaN on GaN を用いた縦型 GaN パワーデバイスの低抵抗化の実現に向けては、n 型 GaN 基板裏面(N 極性面)に対するコンタクト抵抗の低減が求められる。一般的な n 型 GaN 基板のキャリア密度は $1 \times 10^{18} \text{ cm}^{-3}$ 程度であり、一般的な Ti/Al 電極では十分低いコンタクト抵抗を得ることが難しい。そこで、我々は N 極性面 GaN 基板上への高濃度 Si 添加 GaN スパッタ膜の形成による、コンタクト抵抗低減技術の開発を進めている。本発表では、その初期検討として、Si 添加 GaN スパッタ膜の表面形態やコンタクト特性の簡易測定結果について報告する。

【実験】N 極性面 GaN 基板とリファレンス試料としてサファイア基板上 Ga 極性面 unintentionally-doped GaN テンプレートそれぞれの表面に対して、Si 固体源、液体 Ga、N₂ ガスを供給源とした GaN スパッタ成膜を行った。GaN スパッタ膜中に導入される Si 添加量に意図的な差を作るため、液体 Ga に対する Si 固体源のスパッタリング電力比 (Si 電力(W)/Ga 電力(W)比、Ga 電力は固定)を 0, 0.09, 0.11 と変化させた。設定温度は 700 °C、狙い膜厚は 100 nm とし、SEM による表面観察を行った。また、GaN 基板上 GaN スパッタ膜の表面に Ti/Al 電極を形成し、通常より低温の電極シンター(475 °C、5 min)を行った後、電極間の電気特性(I-V)の測定を行った。

【結果と考察】図 1 に、各 Si/Ga 比で成膜した GaN スパッタ膜の表面観察結果を示す。Ga 極性面 GaN テンプレート上 GaN スパッタ膜の表面は、いずれの Si/Ga 比の試料も表面平坦性が良好であることを確認した。スパッタ膜のシート抵抗 R_s も測定しており、Si/Ga 比の増加に従って $R_s = 367, 60, 37 \text{ } \Omega/\square$ と低減することを確認している。一方で、N 極性面 GaN 基板上 GaN スパッタ膜の表面は、Si/Ga 比の増加により、空孔状の凹み(深さ数十 nm 程度)が発生し、Ga 極性面上とは異なる傾向を示すことが分かった。図 2 に、N 極性面 GaN 基板上 GaN スパッタ膜の I-V 特性を示す。Si/Ga = 0 は非線形であったのに対し、Si/Ga 比の増加により線形な特性が得られ、オーミック特性が改善している様子が確認された。

【謝辞】本研究は、文部科学省 革新的パワーエレクトロニクス創出基盤技術研究開発事業 JPJ009777 の助成を受けたものです。

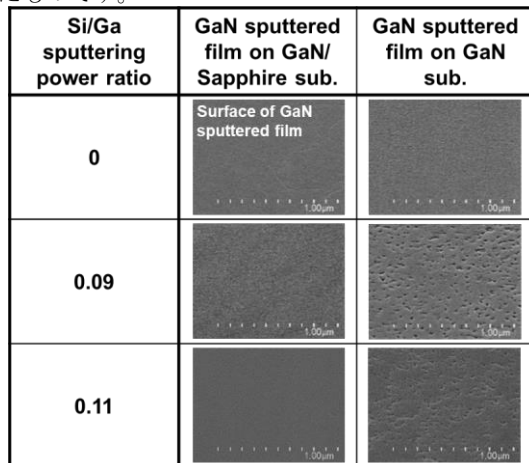


Figure 1. Surface morphology of GaN sputtered films with Si/Ga power ratio of 0, 0.09, and 0.11.

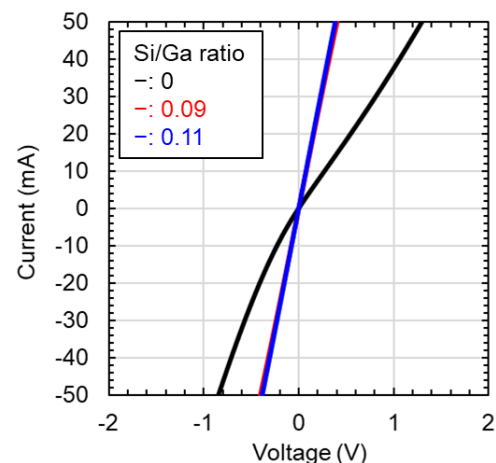


Figure 2. I-V characteristics of GaN sputtered films on N-polar GaN substrate with Si/Ga power ratio of 0, 0.09, and 0.11.