

自由空間型線形光学回路のオンチップ集積化に関する検討

Toward on-chip integration of free-space linear optical circuit

東北大院工¹, 東北大高等研究機構²

石川巧¹, 稲垣拓也¹, 菊地涼¹, 土師康平¹, 山田博仁¹, ○松田信幸^{1,2}

Tohoku Univ. Takumi Ishikawa, Takuya Inagaki, Ryo Kikuchi, Kohei Haji, Hirohito Yamada,

○Nobuyuki Matsuda

E-mail: nobuyuki.matsuda.b5@tohoku.ac.jp

線形光学回路は光量子計算のための演算回路として注目されている[1]. 近年, チップ上の光導波路回路を用いた線形光学回路の大規模集積化が精力的に検討されている[2, 3]が, 導波路化に伴う光の伝搬損失の存在が問題となっている. 一方, 従来から用いられてきた光学テーブル上の自由空間光学系に基づく線形光学回路は, サイズこそ大きいものの, 空間伝搬のため伝搬損失は生じない. そこで我々は, 自由空間光学系に基づく線形光学回路をシリコン基板上に小型集積化することで, 小型かつ安定な低損失線形光学回路の実現を目指している. これまで, シリコン薄膜をビームスプリッタとして用いるオンチップ光回路を提案し, その性能を理論的に評価した[4]. 今回, 実際に回路を試作し, 基本的な干渉特性を評価した結果について報告する.

膜厚 3~10 μm , 高さ 130 μm の Si 薄膜を 250 μm ピッチで配置し, 光回路レイアウトを作成した. 配置にあたっては, 光波が薄膜通過時に生じるビームの位置ずれを解析し, それを補正するようオフセットを設けた. 試作には深掘り反応性イオンエッチング (RIE) 加工を実施できる外部ファウンドリサービスを利用した. 試作回路の SEM 鳥瞰画像を Fig.1 に示す. Si 薄膜の周期的なパターンが形成できていることが分かる. Si 膜厚が 5 μm 以上の領域で良好なパターン形成が確認できた.

試作回路の 1 つの入力ポートに波長 1.55 μm のコリメートされた CW 光を入力し, 出力光を IR カメラで観察したところ, Si 薄膜ビームスプリッタからの反射光を確認した. 次いで, CW 光をファイバー型ビームスプリッタで 2 分岐したのち, 試作回路の 2 つのポートに入力したところ, 2 ビームの経路長差に依存し, 出力光のスポットが明滅した. このことにより, デバイス内での光波干渉を確認することができた.

本研究は JSPS 科研費 JP20H02648, 中島記念国際交流財団の助成を受けて実施された.

[1] H.-S. Zhong *et al.*, Science **370**, 1460 (2020).

[2] J. Carolan *et al.*, Science **349**, 711 (2015).

[3] N. Harris *et al.*, Nanophotonics **5**, 456 (2016).

[4] 石川ら, 第 80 回応用物理学会秋季学術講演会 20p-PA5-2, 2019.

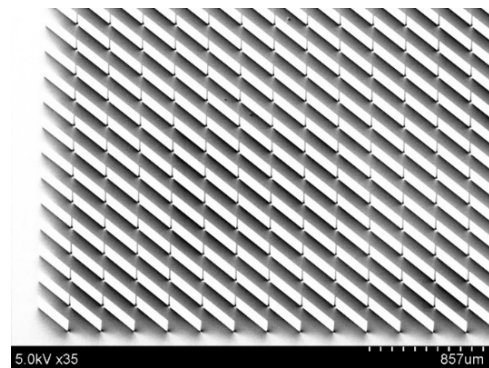


Fig. 1. SEM image of a fabricated device.