

有機デバイスの特性改善を目的としたアニール処理の検討

Examination of annealing treatment for the purpose of improving the characteristics of organic devices

東京農工大学, ○田口帆人, 岩崎好孝, 上野智雄

Tokyo University of Agriculture and Technology, ○H.Taguchi, Y.Iwazaki, T.Ueno

E-mail: s204834z@st.go.tuat.ac.jp

1. はじめに

有機半導体は無機半導体に比べて可溶性に優れていることから印刷プロセスを適用して安価で大面積の回路を作製することができる。また柔軟性をもつため、フレキシブルデバイスの作製にも利用される。しかし、有機半導体のデバイスは無機デバイスよりも駆動電圧が大きいという欠点が存在する。本研究では窒素雰囲気下でアニール処理を行うことにより有機半導体を用いた素子の特性改善を目指した。

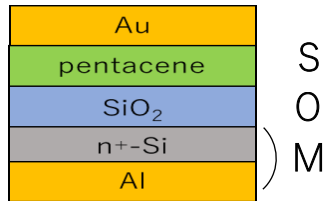
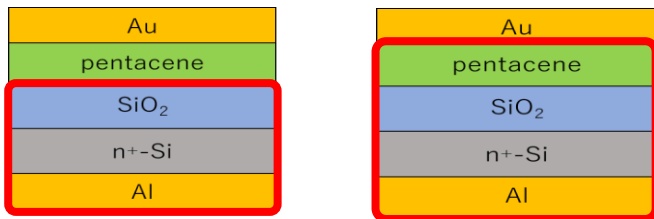


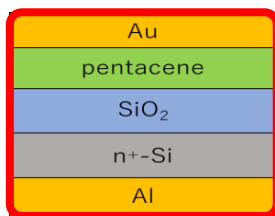
Fig.1 有機MOSの構造図

2. 実験方法

n⁺-Siの基板をフッ酸洗浄した後に900℃、30分で熱酸化を行いSiO₂を成膜した。次に真空蒸着法で有機半導体材料であるペンタセンとAu、裏面にゲート電極としてアルミニウムを成膜してFig.1のような有機MOS構造を作製した。このうち一部の試料はN₂雰囲気下で100℃、30分の条件でアニール処理を行い、成膜プロセスの過程においてFig.2に示すように異なるタイミングで行った。これら全ての試料についてC-V測定を行った。(a)では下地金属と有機半導体との接触面の平滑化、(b)ではそれに加えて有機半導体の膜質の改善、(c)では上部金属と有機半導体との接触面の平滑化を目的としている。次に有機MOSと同様の手順でFig.3のようなトップコンタクト型のトランジスタを作製した。このうち一部の試料に対して試料完成後アニールを行い、電流特性の変化を調べた。



(a) 下地のAu蒸着後にアニール (b) 有機蒸着後にアニール



(c) 試料完成後にアニール

Fig.2 有機MOSのアニール処理の様子

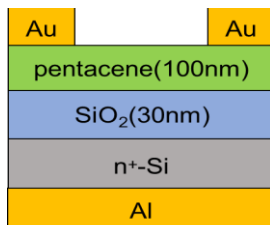


Fig.3 有機トランジスタの構造図

3. C-V測定結果

Fig.1, 2に示した試料のC-V測定結果をFig.4に示す。最大蓄積容量値は(a), (b), (c), (d)の順に増大しており、共にSiO₂単体の絶縁膜容量値に近づくことが分かった。これはアニールによって電極と有機半導体の接触面が改善され、また有機半導体の膜中において有機分子の配向性不良を起因とした構造欠陥が改善されたことによりキャリアが絶縁膜付近に蓄積されやすくなったものと推測される。

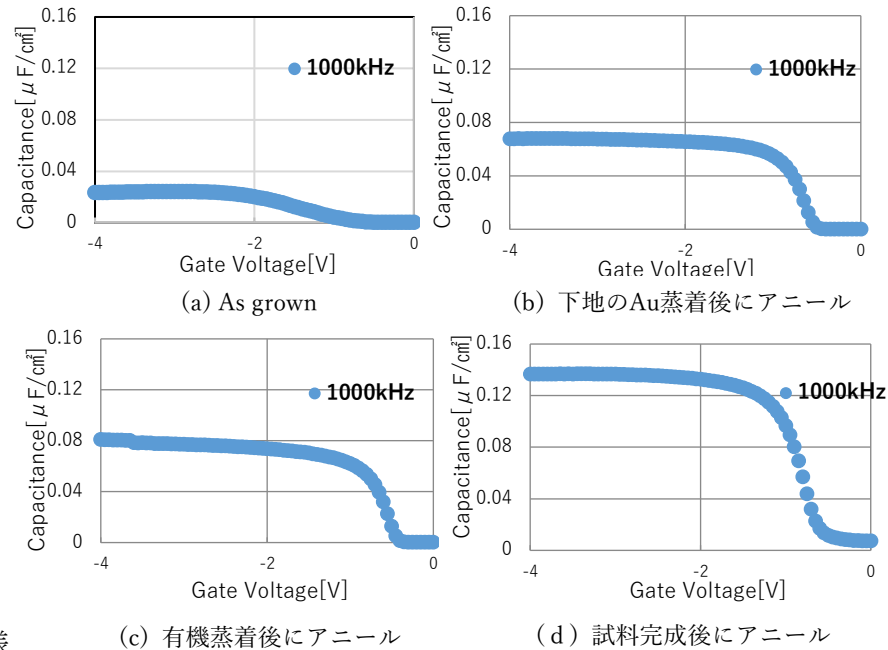


Fig.4 C-V特性の比較結果

4. トランジスタの測定結果

作製したトランジスタの特性比較の結果はFig.5のようになった。(b)の試料のほうが電流値が増大していることからアニールによって有機半導体の膜中の伝導性が向上したことが考えられ、有機デバイスに対するアニール処理の効果を再確認した。一方で本研究で作製した試料にはゲートからリーク電流が発生していることが判明した。今後はアニール効果を維持しながら、リーク電流の抑制方法を検討していく。

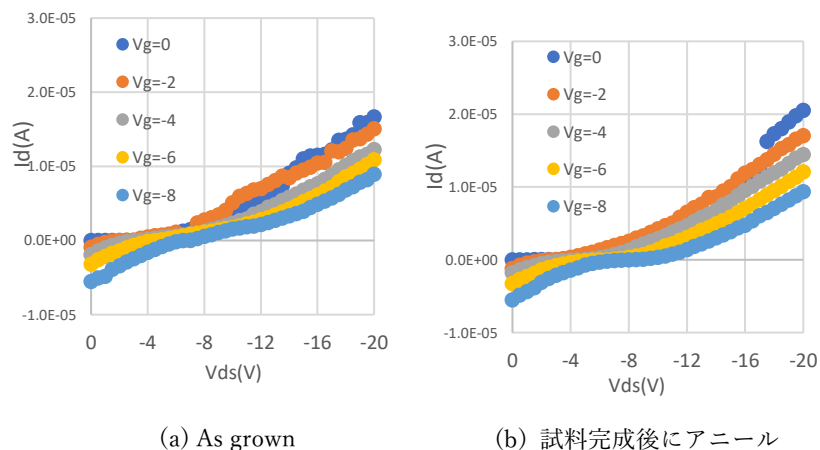


Fig.5 トランジスタ特性の比較