

アンチ・アンバイポーラトランジスタの開発 VI -多機能論理演算素子への応用-

Development of anti-ambipolar transistors

Part VI: Application to a multifunctional logic gate device

物材機構¹, 東理大² ○(M2) 本間 航介^{1,2}, 早川 竜馬¹, 中払 周¹, 金井 要², 若山 裕^{1,2}

NIMS¹, Tokyo Univ. of Sci², ○Kosuke Honma^{1,2}, Ryoma Hayakawa¹, Shu Nakaharai¹, Kaname Kanai², Yutaka Wakayama^{1,2}

E-mail: HONMA.Kosuke@nims.go.jp

【はじめに】本研究では室温で負性抵抗を示すアンチ・アンバイポーラトランジスタ(AAT)をデュアルゲート型トランジスタに拡張し、同一素子で複数の論理ゲート動作に成功したので報告する。

Internet of Things (IoT)社会を担うモバイル情報端末の実現に向けて、柔軟性と軽量性を併せ持つ高性能有機論理回路の開発が必要とされている。そこで我々は、同一素子で複数の論理ゲートを再構成可能な多機能論理演算素子に着目した。その中心となるAATでは、トランジスタチャンネルの中央部にPN接合が形成されており、室温で4桁に及ぶ負性抵抗を示すという特異的な伝導特性を発現する^[1-3]。本講演では、このAATに特徴的なピーク電流を2つの入力電圧により制御し、NOR、NANDゲート動作に成功したので報告する。

【実験および結果】デュアルゲート(DG)AATの模式図をFig. (a)に示す。まずボトムゲートAATを形成するためSiO₂ (200 nm)/Si基板上にCYTOP膜(20 nm)をスピコートし、P型半導体として α -sexithiophene (α -6T) (6分子層)、N型半導体としてPTCDI-C8 (2分子層)を真空蒸着法により連続成膜した。さらにソース・ドレイン電極としてAu(30 nm)を真空蒸着した。続いてトップゲートAATを形成するため、絶縁膜のCYTOP膜(240 nm)およびトップゲート電極Au(30 nm)を成膜した。こうしてトップとボトムの両ゲート電極で電流特性を制御するDG-AATを作製した。

Fig. (b)に I_D - V_G 特性を示す。トップゲート電圧($V_{G,top}$)が0V(青線)では、ボトムゲート電圧($V_{G,bottom}$)が-23Vにおいてドレイン電流がピークとなった。次に $V_{G,top} = -20$ Vを印加すると、ピーク電圧値が-22 Vへシフトした(黄線)。これはトップゲート電圧によりAATのピーク電圧値を制御できることを示す。この特徴を活かして $V_{G,bottom}$ を入力電圧1 (V_{IN1})、 $V_{G,top}$ を入力電圧2 (V_{IN2})とし、NOR、NANDゲート動作を実証した結果をFig. (c)に示す。まず-65 Vのドレイン電圧(V_D)を印加すると、 V_{IN1} と V_{IN2} が"0"の時のみ出力信号が"1"となり、NORゲート動作を示す。次に $V_D = -70$ Vとすると、 V_{IN1} と V_{IN2} が"1"の時のみ出力信号が"0"となり、NANDゲート動作を示した。上記結果より、 V_D の値を変化させることでDG-AATが複数の論理ゲートとして機能することが実証できた。この成果は、論理演算に必要な素子数を削減できるだけでなく、印加電圧を変えるだけで種々の論理ゲートを単一素子で実現できることを示している。

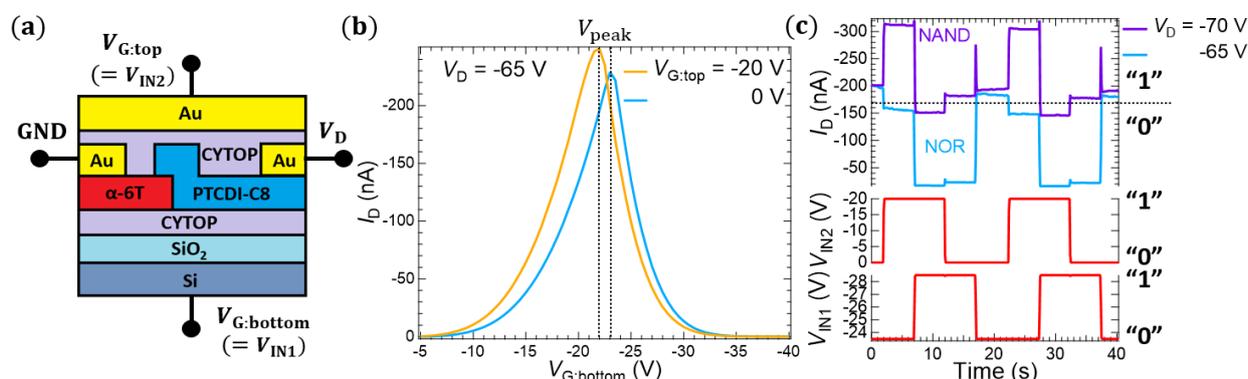


Fig. (a) Schematic illustration of DG-AAT. (b) I_D - V_G curves of the transistor with different top gate voltages. (c) NOR and NAND gate operations.

【参考文献】 [1] K. Kobashi *et al.*, *Adv. Electron. Mater.* **3**, 1700106 (2017). [2] K. Kobashi *et al.*, *ACS Appl. Mater. Interface.* **10**, 2762-2767 (2018). [3] K. Kobashi *et al.*, *J. Phys. Chem. C* **122**, 6943-6946 (2018).