

ミニマルスパッタ装置による Al 配線、ゲート材料形成に関する考察

A Study of Al Wiring and Al Gate with A Minimal Sputtering Tool

産総研¹, ミニマルファブ², 誠南工業³ ○野田周一¹, 田中宏幸¹, 加瀬 雅¹,

藪田勇氣³, 山本直子³, 亀井龍一郎³, クンプアン ソマワン^{1,2}, 原 史朗^{1,2}

AIST¹, MINIMAL², Seinan-Kogyo³ ○S. Noda¹, H. Tanaka¹, M. Kase¹,

Y. Yabuta³, N. Yamamoto³, R. Kamei³, S. Khumpuang^{1,2}, and S. Hara^{1,2},

E-mail: s-noda@aist.go.jp

1. はじめに

レガシーと先端プロセス技術を融合させ、多品種少量デバイスを短期間で設計、試作、量産まで行えるミニマルファブ[1]では、「テクノロジー2018」による TiN メタルゲート SOI CMOS LSI の製作が可能となっている[2]。他方、Al ゲート CMOS FET もプロセスのシンプル性から依然として有用であるといえる。この Al ゲートは、HiPIMS (High Power Impact Magnetron Sputtering) を特徴とするミニマルスパッタによって形成されている。この方式では、アーキングやパーティクルの発生が少ないなど、その優れた特性が既に示されている[3, 4]。このデバイスでは、ソースドレインのコンタクトとして、Al-Si を HiPIMS スパッタで形成しており、ゲート電極についてもプロセスを簡略化するために Al-Si を用いている。我々の Al ゲート CMOS プロセスでは、ゲートおよびソースドレインコンタクトとその配線を同時にスパッタ形成したシンプルで高効率なプロセスを用いている。材料としては Al-1%Si 合金を用いている。従来から知られているように、純 Al をシリコンのソースドレインのコンタクトとして直接堆積するとアニール後に、Si と Al の共晶関係から、Si が Al に吸い出され、Si 中にボイドが形成することになる。それを防ぐために、通常初めから Al に Si を混ぜた Al-Si が使われる。コンタクトで Al-Si を使わなければならないために、ゲート材料も配線も、Al-Si を使うこととしてきた。ただ、これまで我々は、ゲート材料に Al-Si を使うことの技術的問題点について詳細に調べてこなかった。そこで、本稿では、ゲート材料に純粋な Al ではなく、Al-Si を用いることで生ずる課題とその解決方法について報告する。

2. 実験概要

図1は、Al-Si パターンのウェットエッチング後表面の暗視野顕微鏡写真である。スパッタ条件により高密度に粒子状残渣が発生することがあり、EDX 分析の結果 Si 残渣であることがわかった。図2は、TEOS 酸化膜上に厚さ 300 nm で形成した Al-Si 膜表面の SEM 像を示す。膜は 100 nm 程の結晶粒で構成されるが、スパッタ条件により粒界に大きな空隙が生じることがあった。Si 残渣は表面リークや素子間の絶縁性に関係し、結晶粒界の空隙は、水分などの雰囲気等に影響を与える可能性があり改善が必要である。両者には相関があり、粒界の空隙が大きくなるスパッタ条件では、TEOS 酸化膜上に残存する Si 残渣が多くなることが見いだされた。空隙の粒界に Si が偏析した結果として Si 残渣が高密度に残るものと考えている。実際、スパッタ圧力の調整で、粒径を制御することにより、Si 残渣が大きく減少するとともに、粒界空隙をなくすことができた。Al-Si ゲートを用いた MOS FET では、良好なトランジスタ特性 (I-V, C-V) が得られることはすでに実証済みであるが、上述のようなスパッタ条件による Si 残渣や結晶粒界ギャップがデバイス特性や信頼性に与える影響を把握するのが今後の課題である。

謝辞：この成果は、国立研究開発法人新エネルギー・産業技術総合開発機構(NEDO)の助成事業(JPNP12004)の結果得られたものです。

参考文献

- [1] 原 史朗、クンプアン ソマワン, 応用物理, **83**, 380 (2014).
- [2] https://www.aist.go.jp/aist_j/press_release/pr2019/pr20190510/pr20190510.html
- [3] 加藤、他、第 76 回応用物理学会秋季学術講演会、13p-1C-7 (2015).
- [4] 小木曾、他、J. Vac. Soc. Jpn, **6**, 365 (2017).

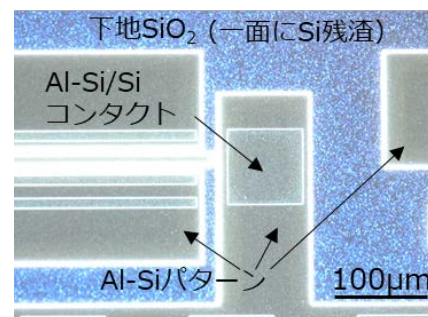


図 1. Al-Si ウェットエッチング、レジスト除去後のパターン表面 (暗視野顕微鏡像)

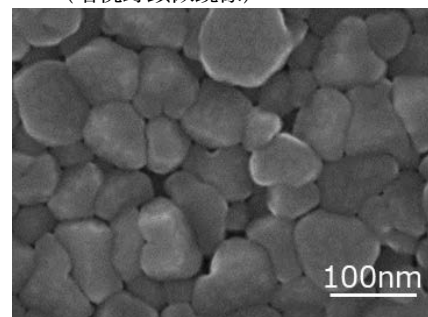


図 2. TEOS 酸化膜上に形成した Al-Si 表面の SEM 像