

# ミニマルプラズマ TEOS 膜の配線間埋め込み特性

Gap Fill characteristics of Minimal Plasma TEOS Film for Inter metal layer

ミニマルファブ推進機構<sup>1</sup>, 産業技術総合研究所<sup>2</sup>

○三浦 典子<sup>1</sup>, 田中 宏幸<sup>2</sup>, 野田 周一<sup>2</sup>, クンプアン ソマワン<sup>1,2</sup>, 原 史朗<sup>1,2</sup>

MINIMAL<sup>1</sup> and AIST<sup>2</sup>

Noriko Miura<sup>1</sup>, Hiroyuki Tanaka<sup>2</sup>, Shuichi Noda<sup>2</sup>, Somwan Khumpuang<sup>1,2</sup>, and Shiro Hara<sup>1,2</sup>

E-mail: [noriko-miura@minimalfab.com](mailto:noriko-miura@minimalfab.com)

**【背景と研究目的】** ミニマルファブ<sup>[1]</sup>では、すべてのプロセスにミニマル装置を用いて製造するフルミニマルプロセスにてデバイス開発を行っており、すでに TiN ゲート SOI CMOS をベースとした集積回路やオペアンプの試作にも成功している<sup>[2]</sup>。現在、デバイスの実用化に向けて、トランジスタの微細化による高集積化を進めており、その一環として、Al 多層配線プロセスの開発も行っている。ミニマルファブでは、Al 配線の層間絶縁膜として、スピン・オン NSG 膜とプラズマ CVD による TEOS 膜の 2 種類のプロセスを開発している。プラズマ TEOS プロセスは、スピン・オンプロセスに比べて膜厚の制御が容易であり、焼き締め等の追加プロセスが不要であるという利点がある反面、配線側壁のカバレッジ特性や狭ピッチ配線における埋め込み性が課題となる。本研究では、ミニマルプラズマ TEOS 膜の配線間埋め込み特性の基礎評価を行ったので、その結果について報告する。

**【開発装置と実験方法】** ミニマルプラズマ CVD 装置のプロセス部の概略図を図 1 に示す。本装置は、平行平板のプラズマ CVD 装置であり、上部電極に 27MHz の高周波を印加してプラズマを発生させる。ソースガスのテトラエトキシシラン (TEOS) は、使用量が 1sccm 以下と少ないため、液体を加熱気化させてチャンバーに導入しており、Ar 等のキャリアガスを使用しない。

TEOS 膜の配線間の埋め込み性評価は、ハーフィンチシリコン基板上に Al 膜 (膜厚 200nm) の L/S パターンを形成した後、500nm 厚の TEOS 膜を成膜し、SEM による断面形状観察を行った。本実験サンプルの断面構造を図 2 に示す。TEOS 膜は、表 1 に示す成膜速度の異なる 2 条件でそれぞれ成膜し、条件による断面形状の差異を評価した。

**【結果と考察】** 図 3 に、条件(a)(b)の 2 $\mu$ m ピッチ L/S パターンの断面 SEM 像を示す。いずれの条件でも配線間に TEOS 膜が隙間なく埋め込まれており、現状の配線構造では、最小配線ピッチでも十分な埋め込み性があることが確認できたが、成膜速度が速い方が配線上の TEOS 被覆形状がなだらかになる傾向が認められた (図 3 中の点線で囲んだ部分を参照)。配線側壁 ( $t_s$ ) の TEOS 膜厚は、配線上 ( $t_t$ ) に比べて薄くなる傾向が認められたが、特に成膜速度が遅い条件(a)では、配線側壁の TEOS 膜厚が成膜速度の速い条件(b)に比べて相対的に薄くなる傾向が見られた。これらの結果から、TEOS 流量と圧力が低い場合は、反応生成物が配線側壁に到達しにくくなるためと考えられる。

当日は、TEOS 埋め込み特性のパターン寸法およびアスペクト比依存性についても議論する。

<参考文献>

[1] S. Khumpuang, et. al, IEEE Trans. Semi. Manufacturing, **28**(3), 551-556 (2015).

[2] 古賀, 他, 第 79 回応用物理学会秋季学術講演, 21p-233-3, (2018).

謝辞: この成果は、国立研究開発法人新エネルギー・産業技術総合開発機構 (NEDO) の助成事業 (JPNP12004) の結果得られたものです。

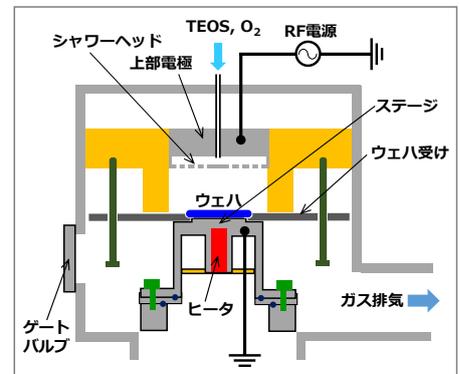


図 1 ミニマルプラズマ CVD 装置の構造

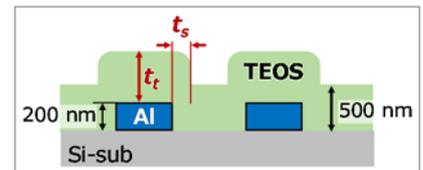


図 2 実験サンプルの断面構造

表 1 TEOS 成膜条件と成膜速度

	(a)	(b)
TEOS流量 (sccm)	0.70	1.00
O <sub>2</sub> 流量 (sccm)	35	35
プロセス圧力 (Pa)	50	150
RFパワー (W)	35	35
ステージ温度 (°C)	300	300
成膜時間 (sec)	248	95
成膜速度 (nm/min)	121	319

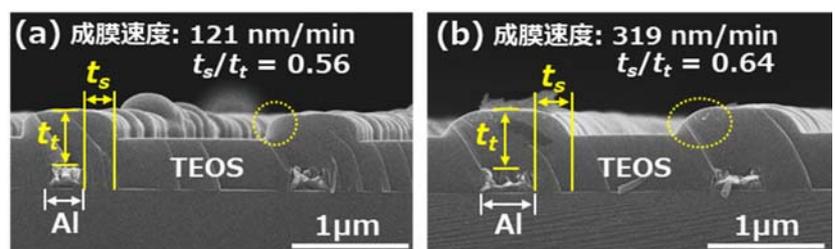


図 3 L/S パターン (配線ピッチ 2 $\mu$ m) の断面 SEM 像

(a) TEOS 成膜速度 121 nm/min, (b) TEOS 成膜速度 319 nm/min