

ジョセフソンパラメトリック発振器を用いた

位相波論理回路の提案

Proposal of a phase wave logic circuit using Josephson parametric oscillator

横国大理工¹, 横国大 IAS²

○(M1)高川佳大¹, 吉川信行^{1, 2}

Dept. of Electrical and Computer Eng., Yokohama Natl. Univ.¹

IAS, Yokohama Natl. Univ.²

○Yoshihiro Takagawa¹, Nobuyuki Yoshikawa^{1, 2}

E-mail: takagawa-yoshihiro-fz@ynu.jp

量子アニーリングマシンは組み合わせ最適化問題の解法に特化した量子計算機であり、1998年に東京工業大学・西森秀稔によって提案された[1]。この量子アニーリングマシンは0と1の重ね合わせ状態を表現可能な量子ビットを用いたイジングモデルに問題をマッピングし、量子効果を用いて系のエネルギー最小点を探索することで解を得る。量子ビットの候補のうち超伝導回路を用いたものは集積性と操作性の面で優れており、量子アニーリングマシン実現の有望な候補である。この超伝導量子ビットは極低温環境で動作させる必要があるが、現在は室温から操作されているため室温と極低温環境間の配線数が膨大であるという問題がある。

そこで我々は超伝導回路を用いて量子ビットを極低温環境で操作することでこの問題を解決することができると考えている。量子ビットは数十 mK の極低温環境で動作するため、その制御回路は極めて低電力での動作が求められる。ジョセフソンパラメトリック発振器 (Josephson parametric oscillator; JPO) [2] は dc-SQUID をインダクタンスとして用いた LC 共振器であり、dc-SQUID の印加磁束を共振周波数の2倍の周波数で変調することでパラメトリック発振を誘発することができる。このとき発振信号は位相が π ずれた2状態になる。

この位相の2状態を0,1に対応させることで論理計算を行うことができると考えられる。JPO は非常に低消費電力で動作するため、JPO を用いた論理回路は量子ビットの制御回路に適する。

本研究では JPO による位相波伝搬を用いた論理回路を提案する。JPO は入力信号の位相によって発振状態が制御できるため、入力信号のうち多数を占める信号を出力する Majority gate (MAJ) を構成することができる。3入力 MAJ は1入力を0(または1)に固定することで AND (または OR) として動作する。本研究では JPO を用いて3入力 MAJ を含む基本的な論理ゲートを構成可能であることをシミュレーションによって確認した。また、共振周波数 10 GHz における1周期あたりの平均消費電力をシミュレーションによって計算すると約 0.1 zJ であった。

参考文献

- [1] T. Kadowaki and H. Nishimori: “Quantum annealing in the transverse Ising model,” Phys. Rev. E 58 (1998) 5355-5363
- [2] Puri, S., Boutin, S. & Blais, A. “Engineering the quantum states of light in a kerr-nonlinear resonator by two-photon driving.” npj Quant. Informa. 3, 18 (2017).