

インパルス駆動型マルチビットメモリの作製と実証

Demonstration of multi-bits memory driven by impulse

名大院工, °竹下 雄登, 藤澤 日向, 加藤 健人, 東 正志, 李 峰,
田中 雅光, 山下 太郎, 藤巻 朗

Nagoya Univ.¹, °Yuto Takeshita, Hinata Fujisawa, Kento Kato, Masayuki Higashi,
Feng Li, Masamitsu Tanaka, Taro Yamashita, and Akira Fujimaki

E-mail: takeshita@super.nuee.nagoya-u.ac.jp

背景 超伝導デジタル回路の実用化に向けた課題の一つとして、低消費電力で高速動作可能な超伝導マトリクスメモリの不在が挙げられる。我々は、磁性ジョセフソン接合(π 接合[1])を含む超伝導ループである $0-\pi$ SQUID が、外部からのエネルギー供給を伴わずに 2 つの安定状態を持つという特徴を利用し、長距離配線の充放電なしにインパルス信号で駆動可能な超伝導メモリの研究を行ってきた[2]。

本研究におけるメモリは、超伝導受動線路(PTL)を伝搬するインパルス信号によって駆動する。この場合、 N bit のマトリクスメモリには基本的に縦横に \sqrt{N} 個のメモリセルが並び、これを 1 本の PTL で駆動するのが理想的である。しかし、メモリセルが接続された PTL ではメモリの駆動のためにエネルギーが散逸し信号が減衰するため、同一の PTL 上に接続可能なメモリセルの数には限界がある。そこで我々は、PTL を伝搬する信号を一定の区間ごとに増幅するためのリピーターを用いることにした。リピーターでの信号伝搬は PTL よりも遅く、電力も消費するため、リピーター間のメモリセルの個数を可能な限り多くする必要はある。

将来的にはインパルス信号での複数のメモリセルの駆動が必要となるため、本研究では、その基礎となる 2 ビットのアレイ型メモリにおける動作検証を行った。

実験 Fig.1(a)に、本研究で作製した 2 ビットのアレイ型メモリの顕微鏡写真を示す。左右にはパルス発信器(Fig.1(b))が接続され、この発信器から出力されたインパルス信号がビット線となる PTL を伝搬し内部状態の書き換えを行う。また、それぞれのメモリセルにはワード線が接続され、ワード線とビット線への入力によって選択的な書き換えを可能としている。内部状態の読み出しは、メモリセルのストレージループに接続した非対称 SQUID(Fig.1(c))によって行われ、外部からの入力 I_{read} によってストレージループの状態の転写と読み出しを行い、 V_{out} の値の有無により 2 値信号としての“1”と“0”を判別できる。

Fig.2 に 2 ビットのアレイ型メモリの動作の結果を示す。初期状態として“0”状態をとり、左側のメモリセルに Bit-in-L と I_{word1} が入力されると、 V_{out1} から左側のメモリセルのみが“1”へと書き換えられたことがわかる。その後 Bit-in-L と I_{word2} が

入力されると、右側のメモリセルが“1”へと書き換えられており、選択的な書き換えに成功している。その後の Bit-in-R と I_{word} による動作においても、選択的な書き換えに成功しており、マルチビット化の基本となる動作が確認できた。

謝辞 本研究は、特別推進研究(18H05211)及び科研費(JP19H05615)の支援を受けている。本研究で利用した回路の一部は、産業技術総合研究所の CRAVITY において作製された。

参考文献

- [1] V. V. Ryazanov *et al.*, Phys. Rev. Lett., vol. 86, pp. 2427-2430, 2001.
[2] Y. Takeshita *et al.*, IEEE Trans. Appl. Supercond., Vol. 31, Issue 5, No. 1100906, Feb. 2021.

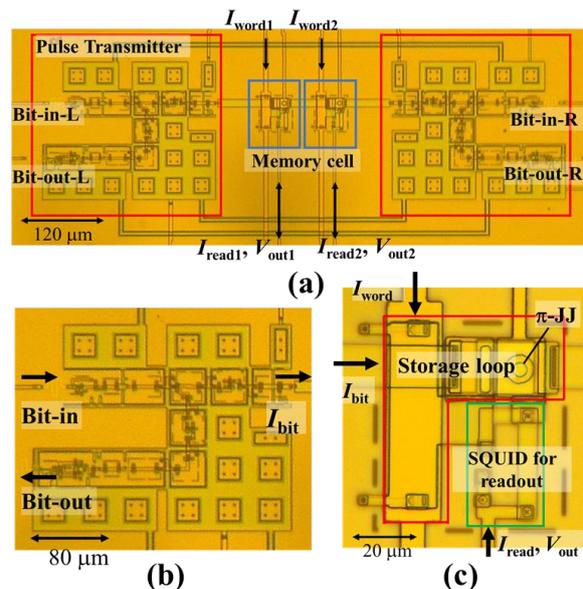


Fig. 1 (a) Photograph of 2bits-array-memory. (b) Pulse transmitter. (c) memory cell.

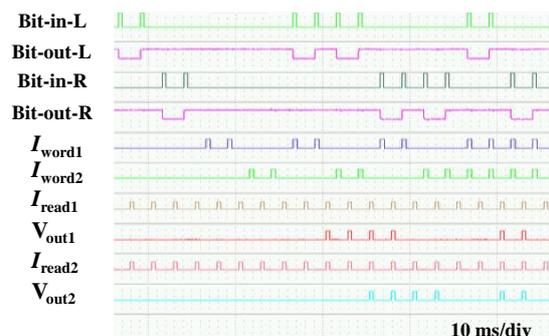


Fig. 2 Demonstration of 2bits-array-memory.