

断熱量子磁束パラメトロン回路を用いた ストカスティック演算に基づく積和演算器の動作実証

Demonstration of a stochastic computing-based multiplier-accumulator using adiabatic quantum-flux-parametron logic

横国大院理工¹, 産総研 RCECT², 横国大 IAS³, 東京都市大院理工⁴

○(M2) 羅文輝¹, 竹内尚輝^{2,3}, 陳オリビア⁴, 吉川信行^{1,3}

Dept. of Electrical and Computer Eng., Yokohama Nat'l Univ.¹, RCECT, AIST², IAS, Yokohama
Nat'l Univ.³, Dept. of Computer Science, Tokyo City Univ.⁴

°Wenhui Luo¹, Naoki Takeuchi^{2,3}, Olivia Chen⁴, Nobuyuki Yoshikawa^{1,3}

E-mail: luo-wenhui-dv@ynu.jp

本研究では低電力なストカスティック演算 (SC) ベースのディープニューラルネットワーク (DNN) を構築するため、断熱量子磁束パラメトロン (AQFP) 回路 [1] を用いた積和演算器 (MAC) を提案する。

Fig. 1 に示す 4 入力 SC-MAC は、ストカスティックナンバージェネレータ (SNG)、掛け算を表現する AND ゲートアレーと足し算を表現するマルチプレクサ (MUX) で構成される。SNG は、SC を行うため、真性乱数を利用し、確率変換回路 (PCC) を用いて二進数 x_i および w_i を対応する乱数列に変換する。AND ゲートと MUX で算術演算を行うことで、演算回路の面積を大幅に低減でき、大規模 DNN の実現が可能である。さらに、生成した乱数の相関性が十分低いため、MAC の演算精度が高い。AIST HSTP [2] を使用して 4 入力 MAC を設計および作製し (Fig. 2)、実験により SNG を評価して MAC の動作を実証した。

謝辞

本研究に使用された回路は、産業技術総合研究所 (AIST) の超伝導クリーンルーム CRAVITY を用いて作製された。本研究は JSPS 科研費 (JP18H01493, JP19H05614) と JST PRESTO (JPMJPR19M7) の助成を受けたものである。

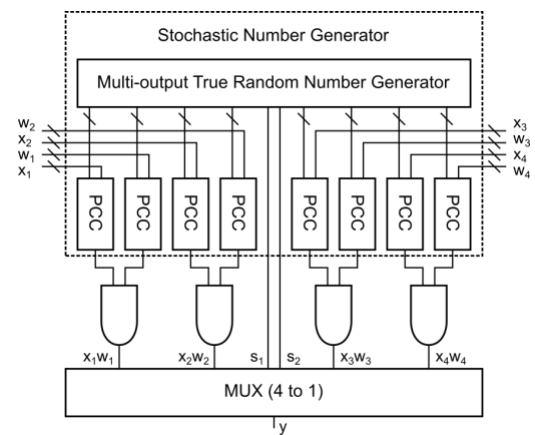


Fig. 1 積和演算器の概略図

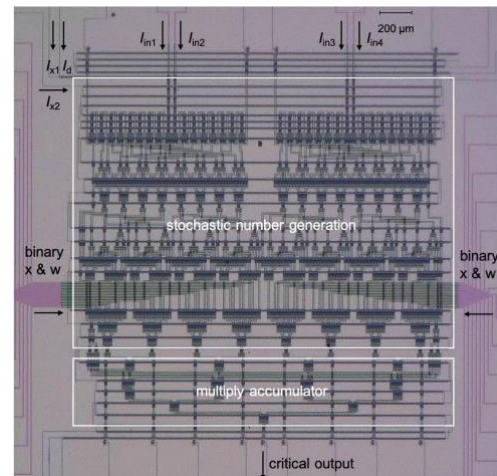


Fig. 2 チップ写真

参考文献

- [1] N. Takeuchi *et al.*, Supercond. Sci. Tech., vol. 26, no. 3, p. 035010, 2013.
- [2] N. Takeuchi *et al.*, Supercond. Sci. Technol., vol. 30, no. 3, p. 035002, Mar. 2017.