

量子プロセッサを用いた 量子リザーバーコンピューティングの Qubit 数の検討

Impact of Number of Qubits on Reservoir Computing Using Quantum Processor

東京農工大 ○大岡忠昌、清川莉玖、沖田涼、坂井奎太、三木司、白樫淳一

Tokyo University of Agriculture & Technology

○T. Ooka, R. Kiyokawa, R. Okita, K. Sakai, T. Miki, and J. Shirakashi

E-mail: s217306t@st.go.tuat.ac.jp

現在のゲート型量子計算機は、誤り訂正機能を搭載しない Noisy Intermediate-Scale Quantum Device (NISQ)と呼ばれている。NISQ を有効活用するため、量子古典ハイブリッドアルゴリズムが提案され、その一つに、量子リザーバーコンピューティング(Quantum Reservoir Computing: QRC)[1]がある。QRC は量子系の持つダイナミクスを非線形性として利用する。これまで我々は、IBM Quantum Experience[2]に公開されている量子計算機を用いて QRC を実装し、Short Term Memory (STM) Task [3]により短期記憶性能を評価した[4]。今回は、QRC の短期記憶性能と、Qubit 数との関係について検討した。

本研究では、量子計算機用 SDK である Qiskit を用いて 15-Qubit からなる量子計算機 ibmq_16_melbourne にアクセスした。初めに、入力時系列データから量子ゲートの回転角を決定し、量子回路を生成した[4]。次に各 Qubit の量子状態をオブザーバブルな期待値として測定し、得られた期待値をもとに古典計算機上で QRC の学習を行った。図 1 に QRC の Qubit 数を変化させた際の性能を、STM Task を用いて評価した結果を示す。横軸が QRC の Qubit 数、縦軸が Memory Capacity C_{STM} を表しており、実際の量子計算機で実行した結果を四角(□)、Noise を含まない理想的な Simulation により実行した結果を実線で表している。これより QRC の記憶性能は Qubit 数の増加と共に上昇していることがわかる。また、量子回路を量子計算機で実行した場合と、Simulation で実行した場合とで、得られる C_{STM} の結果は同程度となった。これらから、QRC は Qubit 数を増やしても、NISQ 量子計算機に含まれる Noise の影響を受けにくいアルゴリズムであることが明らかになった。以上より、量子計算機に実装した QRC では、Noise 耐性の強さから多くの Qubit を使用することができ、より複雑なベンチマークタスクへの適用も可能であると考えられる。

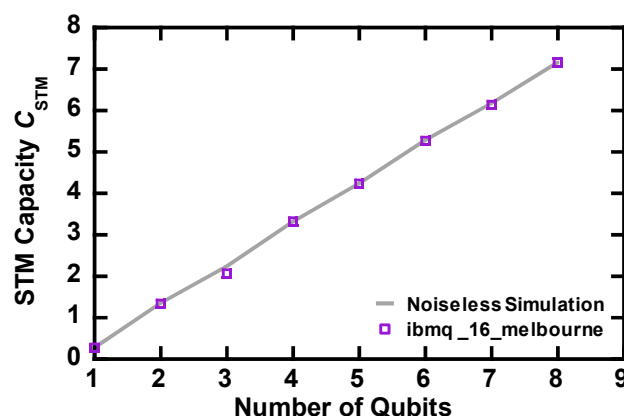


Fig. 1 STM capacity C_{STM} plotted as a function of number of qubits. Results of STM task using noiseless simulation and ibmq_16_melbourne are shown by solid line and square plot, respectively.

References

- [1] K. Fujii and K. Nakajima, Phys. Rev. Appl., 8 (2017) 024030.
- [2] IBM Quantum Experience, “<https://quantum-computing.ibm.com/>” (2016).
- [3] N. Bertschinger and T. Natschlager, Neural Comput., 16 (2004) 1413.
- [4] 渡部、沖田、三木、小山、白樫、第68回応用物理学会春季学術講演会 19p-Z34-17 (2021)