

## ZrO<sub>x</sub>/電極界面への SiO<sub>x</sub> 層挿入による ReRAM 特性の改善

Improvement of ReRAM characteristics by insertion of SiO<sub>x</sub> layer at the ZrO<sub>x</sub>/electrode interfaces

工学院大 °(M2) 當山 啓斗, 秋山 竜介, 結城 賢采, 相川 慎也

Kogakuin Univ., °Keito Toyama, Ryusuke Akiyama, Kento Yuki, Shinya Aikawa

E-mail: aikawa@cc.kogakuin.ac.jp

高度情報化社会に向けて、抵抗変化メモリ (ReRAM) が注目されている。ReRAM は構造がシンプルなため微細化が可能であるとともに、異種材料の積層によるマルチビット化が期待できる。しかしながら、典型的な ReRAM は Pt を電極として用いるため、デバイスのコスト削減の観点から代替金属の使用が求められている。我々は、電極材料として CMOS プロセスと互換性がある Cu および Mo に着目し、それらを上部および下部電極に用いた ReRAM について検討してきた[1]。しかしながら、Cu を電極として使用した場合、イオン注入が生じるとともに、酸素空孔と混在してスイッチング特性の劣化につながる事が報告されている[2]。本研究では、電極/抵抗変化層界面に SiO<sub>x</sub> 層を挿入することでイオン注入を抑制し、Pt 電極に匹敵する ReRAM 特性を得たので報告する。

Fig. 1 に作製した ReRAM の断面模式図を示す。電子ビーム蒸着により下部電極を蒸着後、SiO<sub>x</sub> および Zr をそれぞれ所望の膜厚に成膜した後、O<sub>2</sub> 雰囲気にて 600°C、30 分アニールした。上部電極界面の SiO<sub>x</sub> 層も同様の条件でアニールした。最後に、上部電極をマスク蒸着した。なお、下部電極/ZrO<sub>x</sub> 界面に薄い SiO<sub>x</sub> 層を挿入することで、Fig. 2 に示すように、アニール後の ZrO<sub>x</sub> 膜に対して表面構造の変化を大きく抑制し、均一な薄膜を得られることが分かった。SiO<sub>x</sub> 層により Zr の Pt に対する表面エネルギーが小さくなったためと考える。

Fig.3 に作製した ReRAM の *I-V* 特性を示す。Pt 電極では、+2 V および -2.5 V で On/Off 比 10<sup>3</sup> 程度のセットおよびリセットが観測された。Mo 電極においても同様に、+2 V および -2.5 V で 10<sup>2</sup> 程度の On/Off 挙動が見られた。Pt 電極に対して Mo の場合は急峻なりセット挙動が確認された。これは電極から注入されたイオンが ZrO<sub>x</sub> 層の酸素空孔に注入されたことによる影響であると考えられる。界面 SiO<sub>x</sub> 層が厚い場合は、このようなイオン注入が起きないため急峻なりセット動作が得られない。SiO<sub>x</sub> 膜厚を変えた結果および膜厚と ReRAM 特性との相関について議論する。

[1] 當山啓斗 他, 第 68 回応用物理学会春季学術講演会, 2021 年 3 月 19 日, 19p-Z14-16.

[2] H. Zhai, et al., J. Mater. Sci. Technol., 32, pp.676-680 (2016).

