

## OVPE-GaN基板上MOVPE成長におけるピット低減と表面平坦性改善

### Reduction of pit density and surface roughness in MOVPE growth on OVPE-GaN substrates

阪大院工<sup>1</sup>, パナソニック(株)<sup>2</sup>, 阪大レーザー研<sup>3</sup>, 伊藤忠プラスチック(株)<sup>4</sup>, (株)創晶應心<sup>5</sup>

○宇佐美茂佳<sup>1</sup>, 今西正幸<sup>1</sup>, 滝野淳一<sup>2</sup>, 隅智亮<sup>2</sup>, 岡山芳央<sup>2</sup>, 丸山美帆子<sup>1</sup>, 吉村政志<sup>3</sup>,  
秦雅彦<sup>4</sup>, 伊勢村雅士<sup>5</sup>, 森勇介<sup>1</sup>

Grad. Sch. of Eng., Osaka Univ.<sup>1</sup>, Panasonic Corporation<sup>2</sup>, ILE, Osaka Univ.<sup>3</sup>, Itochu Plastics Inc.<sup>4</sup>,  
Sosho-Ohshin Inc.<sup>5</sup>, ○S. Usami<sup>1</sup>, M. Imanishi<sup>1</sup>, J. Takino<sup>2</sup>, T. Sumi<sup>2</sup>, Y. Okayama<sup>2</sup>,  
M. Maruyama<sup>1</sup>, M. Yoshimura<sup>3</sup>, M. Hata<sup>4</sup>, M. Isemura<sup>5</sup>, and Y. Mori<sup>1</sup>

E-mail: usami@eei.eng.osaka-u.ac.jp

**【背景】** 高濃度に酸素を含むOxide Vapor Phase Epitaxy-GaN基板 (OVPE基板) は基板抵抗率を低減するだけでなく、パイポーラデバイスにおいてオン抵抗の劇的な低減が報告されるなど基板抵抗低減以上の効果が期待でき[1]、GaNデバイスのさらなる高効率化に貢献する。しかしながら、OVPE基板上にMOVPE法を用いてデバイス構造を堆積すると、基板界面から高密度のピットやV溝が形成され大面積デバイスの作製が困難となる課題があった。また、顕著なステップバンチングが出現し表面平坦性の悪化も課題であった。そこで、本研究ではOVPE基板上への平坦膜成膜を目的とし、MOVPE成長条件や基板加工条件に着目してこれらの克服を試みた。

**【実験】** 黒色を呈するOVPE基板では表面温度の低下が懸念されたため、ピット抑制にあたってMOVPE法の成長温度に着目した。ヒータ温度を1230~1290℃まで変化させてOVPE基板とHVPE基板上にGaN薄膜を同時成長し、成長後表面のピット数をカウントして表面温度の差について調査した。次に、表面平坦性を改善するため、成長前基板表面の面粗さに着目した。OVPE基板は面内で不純物濃度分布があり、その不純物濃度分布を反映して直径50 μm程度のレンズ状の凹凸がCMP後に形成される。成長前面粗さの影響を調査するため、CMP条件を変化させ面粗さの異なるOVPE基板を作製した。その上にMOVPE成長することで成長前後の表面平坦性の相関を観察した。リファレンスとしてHVPE基板上にも同時に成長を行った。面粗さは白色干渉顕微鏡によるRMS値で評価した。

**【結果と考察】** 成長後表面のピット密度の温度依存性をFig. 1に示す。OVPE基板上において、成長温度の上昇に伴いピット数が大幅に低減し、1290℃成長ではほぼゼロとなった。一方、HVPE基板上では1260~1270℃でピットがほぼゼロとなっており、OVPE基板上において表面温度が低下していることが示唆された。次に、成長前後の表面平坦性の相関をFig. 2に示す。OVPE基板の成長前表面平坦性を改善すると、成長後表面の平坦性がHVPE基板上と同程度まで改善することが明らかとなった。レンズ状となる部分では結晶表面に対するオフ角が様々に変化していることと等価であり、オフ角の浅い部分からマクロステップが発達するものと考えられる。ゆえに、成長前表面粗さをさらに低減することでステップバンチングはHVPE基板上と遜色ない程度まで抑制可能と考えられる。最後に、成長温度1270℃かつ成長前基板表面粗さを低減した条件で作製したpnダイオードの逆方向IV特性をFig. 3に示す。成長界面からのピットが素子内に含まれた場合、逆方向バイアス印加でただちに破壊に至るが、ピットが解消されたことによりφ500 μmの素子でもアバランシェ降伏が観測された。降伏電圧のばらつきは面内のキャリア濃度分布によるものであり、リーク電流は素子内に含まれる貫通転位によるものと考えられる。以上の結果より、成長条件の改善と研磨工程を最適化することでOVPE基板上エピの問題は解決可能であることが示された。

**【参考文献】** [1] J. Takino *et al.*, Jpn. J. Appl. Phys. **58**, SC1043 (2019).

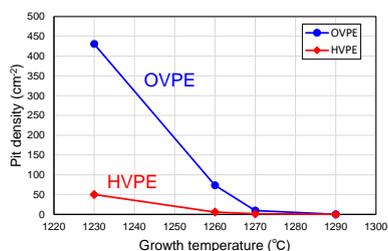


Figure 1. Dependency of pit density on growth temperature.

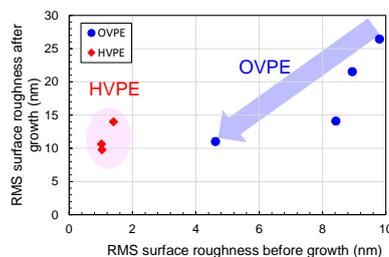


Figure 2. Correlation between surface roughness before/after epitaxial growth.

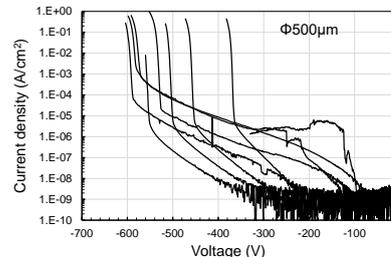


Figure 3. Reverse IV characteristics of pn diodes on OVPE-GaN wafer.

**【謝辞】** 本研究は環境省「GaN技術による脱炭素社会・ライフスタイル先導イノベーション事業」の委託および、JSPS 科研費JP21K14210の助成を受け実施された。また、本研究の一部は名古屋大学未来材料・システム研究所における研共同利用・共同研究ならびに天野研究室クリーンルームを利用して実施された。ここに感謝の意を表す。