

AlGaInN 組成傾斜層を有する導電性 AlInN/GaN DBR のピット低減

Pit reduction of conductive AlInN / GaN DBR with AlGaInN composition gradient layer

柴田夏奈¹、上島佑介¹、稲垣徹郎¹、上田晋太郎¹、長澤剛¹、田中実乃里¹、
竹内哲也¹、上山智¹、岩谷素顕¹

1) 名城大学・理工

Kana Shibata¹, Yusuke Ueshima¹, Tetsuro Inagaki¹, Shintaro Ueda¹, Tsuyoshi Nagasawa¹,
Minori Tanaka¹, Tetsuya Takeuchi¹, Satoshi Kamiyama¹, and Motoaki Iwaya¹

1) Fac. Sci. & Tech., Meijo Univ.

E-mail : 213428016@c alumni.meijo-u.ac.jp

GaN 系 VCSEL の高性能化に向けたアプローチとして導電性 DBR が検討されているが、現状では導電性 DBR を用いた VCSEL の最大光出力は非導電性 DBR と比較して 6 割程度となっている^[1]。この要因として、導電性 DBR は非導電性 DBR より表面平坦性、また DBR 上に積層された MQW の PL 強度が低いことから、活性層の品質低下が考えられる。非導電性の急峻な界面を有する DBR(Fig. 1(c))では、AlInN 上に 1nm 未満の GaN cap 層を積層し、昇温 (~1100°C) 過程を経て GaN を積層することで良好な表面状態が実現している^[2]。一方、上記の導電性 DBR(Fig. 1(a))では導電性を得るために AlGaInN 組成傾斜層を導入しており、その組成傾斜層を低温 (~860°C) で成長させる必要がある。ゆえに、実効的に GaN cap 層の膜厚が増大する(数 nm)ためピットが発生しやすいという問題がある。本研究では、高温成長が可能な AlGaIn 組成傾斜構造 (Fig. 1(b)) を用いて、非導電性 DBR と同様の AlInN 上に極薄い GaN cap 層を積層するのみで昇温できる成長シーケンスを採用することにより、導電性 DBR のピット低減を目指した。この構造の 40pair 導電性 DBR では、従来の AlGaInN 組成傾斜層を有する DBR と比較して表面ピット密度が一桁近く減少し、表面状態が改善することを明らかにした (Fig. 2)。

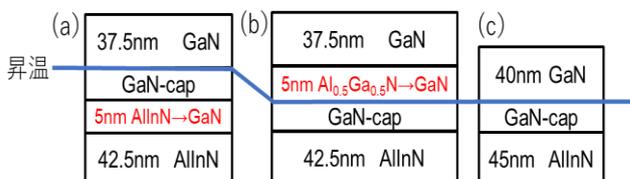


Fig. 1 DBR structures of (a) AlGaInN graded,
(b) AlGaIn graded and (c) non-conductive

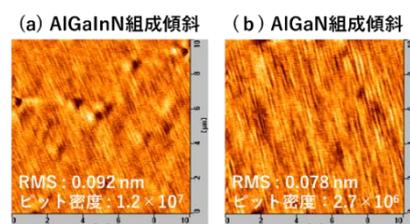


Fig. 2 AFM images of DBRs with
(a) AlGaInN graded and (b) AlGaIn graded

[参考文献]

- [1] R. Iida *et al*, *Jpn. J. Appl. Phys.*, **59**, SGGE08 (2020).
[2] T. Akagi *et al*, *Appl. Phys. Express* **13** 125504 (2020).

[謝辞]

本研究の一部は文部科学省・私立大学研究ブランディング事業、科研費・基盤 A(20H00353)、JST-CREST(No.16815710)の援助により実施した。