

Ga₂O₃/Si ヘテロ構造の作製及び構造評価Fabrication and Structural Characterization of Ga₂O₃/Si Heterostructure大阪市大¹, 情報通信研究機構², 東北大金研³○(M2) 高月 大輝¹, 東脇 正高², 清水 康雄³, 大野 裕³, 永井 康介³,重川 直輝¹, 梁 剣波¹Osaka City Univ.¹, NICT², IMR Tohoku Univ.³,Daiki Takatsuki¹, Masataka Higashiwaki², Yasuo Shimizu³, Yutaka Ohno³, Yasuyoshi Nagai³,Naoteru Shigekawa¹, and Jianbo Liang¹

E-mail: liang@osaka-cu.jp

【はじめに】 β 型単結晶酸化ガリウム(β -Ga₂O₃)は4.5 eV以上の大きなバンドギャップを有し、次世代高出力パワー半導体材料として最も有望な候補の一つである。一方、 n 型 Ga₂O₃ のドナー不純物ドーピングによる電子濃度制御技術が確立されているのに対し、十分なホール伝導性を有する p 型 Ga₂O₃ が未だ実現されていないという課題が存在する[1]。現状では、如何に Ga₂O₃ デバイスを設計・開発していくかは、大きな技術的チャレンジとなる。方向性の一つとして、Ga₂O₃ 以外の半導体を用いてヘテロ構造を作製することが挙げられる。我々は、これまでに表面活性化接合(SAB)法を用いて p -Si/ n -4H-SiC ヘテロ接合を作製し、優れた電流-電圧特性を得た[2]。今回、SAB 法を用いて常温で Ga₂O₃ (001)/Si (100) と Ga₂O₃ (010)/Si (100)ヘテロ構造を作製し、界面構造を評価した結果について報告する。

【実験方法】SAB 法を用いて常温で n -Ga₂O₃ (001) 及び n -Ga₂O₃ (010) 基板と SOI (Silicon-on-insulator) 基板を接合した。そして、機械研磨とウェットエッチングにより SOI の Si 基板と酸化膜層を除去した後、透過型電子顕微鏡 (TEM) 観察用試料を作製し、熱処理条件と接合界面構造の相関について調査した。

【実験結果】Ga₂O₃/Si 接合界面の断面 TEM 像

を図 1 に示す。Ga₂O₃ (010)/Si (100)接合界面に厚さ不均一な中間層が形成されているのに対し、Ga₂O₃ (010)/Si (100)接合界面には厚さ均一な中間層が形成されている。これは、接合プロセス前に実施したアルゴン照射プロセスの影響が、Ga₂O₃ 結晶方位により異なることを示唆する。

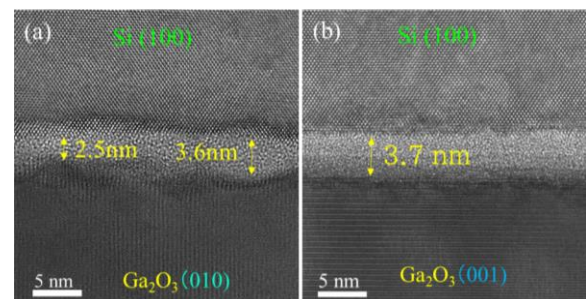


Fig. 1. Cross-sectional TEM images of (a) Ga₂O₃ (010)/Si (100) and (b) Ga₂O₃(001)/Si (100) interfaces.

【謝辞】本研究は JSPS 科研費 JP19H02182 の助成を受けたものである。TEM 試料作製と観察は、東北大学金属材料研究所における共同研究(20M0030)と文部科学省ナノテクノロジープラットフォーム (A-20-KT-0031) の支援を受けて実施された。

【参考文献】

- [1] M. Higashiwaki et al., Appl. Phys. Lett. 112, 060401 (2018).
- [2] J. Liang et al., Appl. Phys. Lett. 104, 161604 (2014).