

塗布形成した電荷蓄積層を有する有機フォトトランジスタメモリの低電圧駆動

Low voltage operation of organic phototransistor memories with solution-processed charge storage layers

大阪府大¹, 大阪府大 分子エレクトロニックデバイス研²

○服部 励太郎¹, 西田 直之¹, 永瀬 隆^{1,2}, 小林 隆史^{1,2}, 内藤 裕義^{1,2}

Osaka Pref. Univ.¹, RIMED²

○Reitaro Hattori¹, Naoyuki Nishida¹, Takashi Nagase^{1,2}, Takashi Kobayashi^{1,2}, Hiroyoshi Naito^{1,2}

E-mail: reitaro.hattori.oe@pe.osakafu-u.ac.jp

1. はじめに 高分子半導体を用いたトップゲート有機トランジスタ (有機 FET) は直交溶媒を用いた積層化が可能であり、半導体層上に可溶性ペンタセン (TIPS-pentacene) と高分子絶縁体 (PMMA または polystyrene) の混合膜を成膜することで、溶液プロセスを用いた不揮発性メモリの作製が可能となる[1,2]。特に、半導体層にポリチオフェンを用いた有機 FET メモリでは光照射下で大きな閾値電圧シフトを示すことから、イメージセンサへの応用も期待できる[2]。一方、応用に向けては書込/消去電圧の低減が重要な課題であり、これまでに化学気相堆積したパリレンを用いたゲート絶縁膜の薄膜化を検討した[3]。本研究では、有機 FET メモリの更なる低電圧化を目的とし、有機半導体層に poly[2,5-bis(3-tetradecylthiophen-2-yl)thieno[3,2-b]thiophene] (PBT TT) を用いた有機 FET メモリの書込/消去過程におけるドレイン電圧印加の効果調べた。

2. 実験 図 1(a), (b)に本研究で作製した有機 FET メモリの構造とエネルギーバンド図を示す。ガラス基板上にフォトリソグラフィを用いて Cr/Au ソースドレイン (S-D) 電極を作製した後、Au 電極表面に pentafluorobenzenethiol (PFBT) を用いて正孔注入層を形成した。半導体層には PCBM を添加した PBT TT を用い、スピコート法により成膜した。半導体層上に PMMA、TIPS-pentacene 及び Bis-PCBM の混合体 (重量比 80:17:3) を酢酸ブチル (直交溶媒) を用いて塗布し、熱処理を施すことで電荷蓄積層を作製した。ゲート絶縁膜として Parylene C を 140 nm 積層した後、MoO₃/Al をゲート電極として用いた有機 FET メモリを作製し、閾値電圧シフト量を比較した。

3. 結果及び考察 ゲート電極に S-D 電極よりも仕事関数の低い Al を用いた際には内蔵電位により消去が困難になるが、ゲート電極に PFBT 処理した Au S-D 電極と同等の仕事関数を有する MoO₃/Al を用いることで消去特性の改善が可能となる[3]。図 1(c)に青色 LED 下 (0.25 mW/cm²) で書込 (ゲート電圧: 20 V)、暗状態 (-20 V) で消去を行った際の伝達特性を示す。書込/消去時にドレイン電圧を印加した際には閾値電圧シフト量が増加し、特に消去時に顕著に増加することが分かった。これによって消去後の伝達特性の閾値電圧は 0 V 付近までシフトし、ゲート電圧 0 V で読み出した際にオフ状態のドレイン電流を減少させることが可能となる。図 1(d)はドレイン電圧を印加し、ゲート電圧 15 V で書込、-20 V で消去を行った際の伝達特性であり、比較的低い書込/消去電圧で 10³ を超えるオンオフ電流比を得ることが可能となった。

参考文献 [1] M. Higashinakaya *et al.*, Appl. Phys. Lett. **118**, 103301 (2021). [2] H. Abe *et al.*, Appl. Phys. Express **14**, 041007 (2021). [3] 服部他, 第60回応用物理学会春季学術講演会, 11-345 (2021).

謝辞 本研究は、池谷科学技術振興財団、村田学術振興財団、三菱財団、及び科学研究費補助金 (JP19H02599, JP20H02716, JP20K21007, JP21H04564) の助成を受けた。

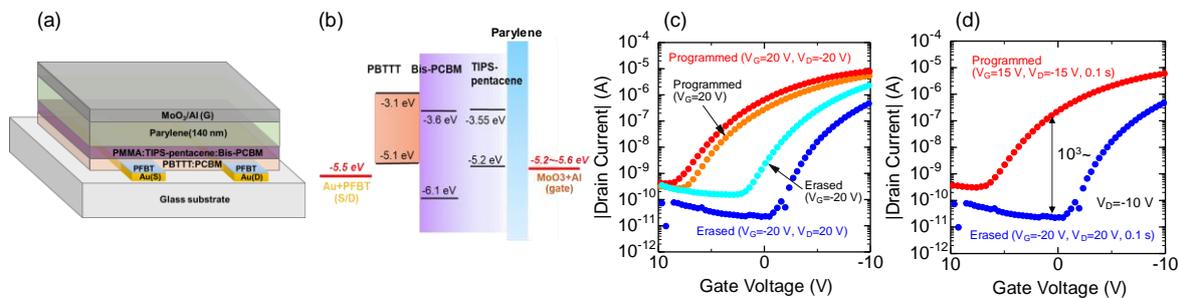


Fig. 1. (a) Structure of a top-gate PBT TT:PCBM FET memory with the PMMA:TIPS-pentacene:Bis-PCBM (80:17:3) composite film and (b) its energy band diagram. (c) Transfer characteristics of the memory measured after programming and erasing with and without drain voltage. (d) Transfer characteristics of the memory measured after programming ($V_G = 15$ V) and erasing ($V_G = -20$ V) with drain voltage.