

窒化物半導体中の転位のデバイス特性への影響

Effect of Dislocations in Nitride Semiconductors on Device Characteristics

名大未来研¹, 名大院工², 名大 ARC³, 名大 VBL⁴*本田善央¹, 田中敦之¹, (M2)川崎 晟也², 渡邊 浩崇¹, 天野 浩^{1,3,4}Dept. of Electronics, Nagoya Univ.¹, IMaSS, Nagoya Univ.²,ARC, Nagoya Univ.³, VBL, Nagoya Univ.⁴Yoshio Honda¹, Atsushi Tanaka¹, Seiya Kawasaki², Hiroataka Watanabe¹, and Hiroshi Amano^{1,3,4}

E-mail: honda@nagoya-u.jp

近年の GaN 系パワーデバイスの高性能化が進んでいる。pn ダイオードでは衝突電離係数の精密計測が可能となり、絶縁破壊電圧が 2.5 MV/cm 程度と実験的に示された[1,2]。一方でリーク源としては、現在螺旋転位が最も支配的であり、特にナノパイプが大きなリーク源として働く[3]。ナノパイプは成長条件の最適化で低減可能であるが、さらなる検討を要する課題となっている。その他、デバイス特性を悪化させる要素は未だ多岐に渡っており、基板の高品質化、エピタキシャル成長技術の高度化をさらに進めていく必要がある。

本報告では一例として基板のオフ角とデバイス性能の相関を示す。図 1 に基板のオフ角と表面平坦性に関する結果を示す。GaN 基板は基板全面に渡りコンマ数度のオフ角分布を持っている。本実験では、 $0.2^\circ \sim 1^\circ$ 程度のオフ角のばらつきがある基板の上に GaN を成長した。オフ角が小さい領域において、図 1 の左上図に示したようなマクロステップが発生する。図 1 の中図において青く示した部分がマクロステップ状に成長した部分である。この実験においては、 0.5° 以上の領域では平坦面を得られており、表面モフォロジーがオフ角と強く相関していることが明らかとなっている。この領域において、PL および CV 測定による評価を行った結果、マクロステップ領域において YL 発光強度の増加と、キャリア密度の減少が見られている。SIMS 測定の結果より、これらは面内での $3 \times 10^{15} \text{cm}^{-3}$ 程度の C の取り込み差に起因していた。図 2 はエミッション顕微鏡による逆方向に高電圧を加えた場合のアバランシェ降伏発生箇所と光電流像との比較である。エミッション箇所と光電流とがほぼ一致しており、耐圧がマクロステップに起因した不純物濃度の揺らぎを反映していると考えられる。このように、C の取り込みの制御はまだ不完全であり、基板品質の向上とともに、HVPE 法による C フリー膜によるデバイス作製など、結晶成長法を含めて多く選択肢の中から最適化を進めていく必要がある。

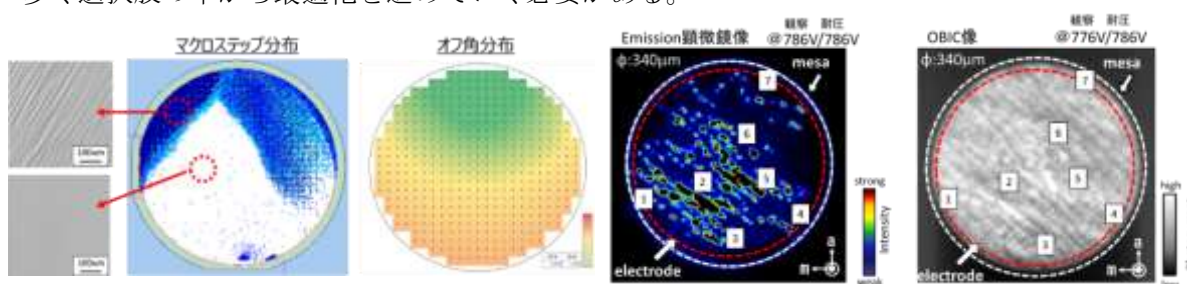


図 1 GaN 基板のオフ角と表面平坦性

図 2 アバランシェ領域でのエミッション顕微鏡と OBIC 像の比較

[謝辞]

本研究は、文部科学省「省エネルギー社会の実現に資する次世代半導体研究開発」事業 JPJ005357 の支援を受けたものです。

[参考文献]

- [1] T. Maeda et al., Applied Physics Letters, 115, 142101 (2019).
- [2] 川崎晟也他, 第 81 回応用物理学会講演会, 11a-Z04(2019)
- [3] S. Usami et al., Japanese Journal of Applied Physics, 58, SCCB24(2019)