

ショットキー障壁制御による n 型 WS_2 -FET の p 型動作の実現

Realization of p -type operation of n -type WS_2 -FET by Schottky barrier control

¹東大, ²埼玉大, ³NIMS ○加藤 諒¹, 上野 啓司², 谷口 尚³, 渡邊 賢司³, 西村 知紀¹, 長汐 晃輔¹

○R. Kato¹, K. Ueno², T. Taniguchi³, K. Watanabe³, T. Nishimura¹ and K. Nagashio¹

E-mail: kato@ncd.t.u-tokyo.ac.jp

[緒言] MoS_2 に代表されるように、急峻なサブスレッショルド(SS)特性及び高いオン電流を示す n 型 FET は多数報告されているが、 p 型 FET は二次元結晶の種類も少なくデバイス特性は殆ど議論されていない。これは、金属/ 2 次元半導体界面で金属のフェルミ準位がフェルミレベルピンニング(FLP)現象のため強制的に伝導体側に接続し n 型挙動を示すことに起因している。

WS_2 は結晶欠陥が最も少ない二次元結晶と報告されており、FLP を外すことで p 型動作が可能であれば、SS 特性だけでなく高い移動度を示す FET として期待できる。ここで、 WSe_2 の先行研究では、表面をオゾンにより WO_x に酸化させ p^+ 型 FET の作製が報告されている[1]。これは仕事関数が $\sim 6.5\text{ eV}$ と大きい金属伝導 WO_x が、(i)チャネルの WSe_2 から電子を奪う電荷移動層として、また、(ii)コンタクト領域で価電子帯とのショットキー障壁を低減させる正孔注入層としての2種類の機構が同時に機能した結果であると報告されているが未だ詳細は分かっていない。本研究では、**Fig. 1** のように WS_2 のチャネル部分を $h\text{-BN}$ で覆うことでチャネル部分の一部のみ局所的に酸化し、 WO_x としたデバイスを作製し、 n 型 WS_2 FET の p 型化、及びその機構の解明を試みた。

[実験方法] 機械的剥離法によって得た WS_2

を PDMS 転写によって $90\text{-nm SiO}_2/\text{Si}$ 基板上に転写した。 $h\text{-BN}$ を WS_2 上に転写し、電子線描画により Ni/Au 電極を形成し、**Fig. 1** のような二端子デバイスを作製した。作製したデバイスを 2800 ppm のオゾン酸化処理により、**Fig. 1(b)** のように局所的に WO_x を形成させた。電気測定は室温において真空中で行った。

[結果及び考察] 短チャネル効果を抑制するためには、チャネル総数は $1\sim 2$ 層である必要がある。そこで酸化による層数制御厳密に行うため様々な条件でオゾン酸化を行った。結果を **Fig. 2** に示す。本研究では表面一層の酸化が可能な 80°C , $1\text{ h } 30\text{ min}$ を選択した。

Fig. 3 にオゾン酸化処理前後のおよそ 10 nm の WS_2 デバイスの $I_d\text{-}V_g$ 測定結果を示す。オゾン酸化処理によって n 型から p 型に変化しオフ電流も小さい値を示すことを確認した。

また、一連の酸化実験において、先行研究とは異なり、コンタクト金属直下の WS_2 は酸化されていないことをメタルエッチング後の観察により確認した。このことから正孔注入は **Fig. 4** のように、緒言における機能(i)の金属の仕事関数は変化せず、機能(ii)の WO_x 形成のため引き起こされる WS_2 の p^+ 化による強いバンドベンディングにより価電子帯への注入が促進されたものと考えられる。

[参考文献]

[1] M. Yamamoto et al., *Nano Lett.*, 2016, 16, 2720.

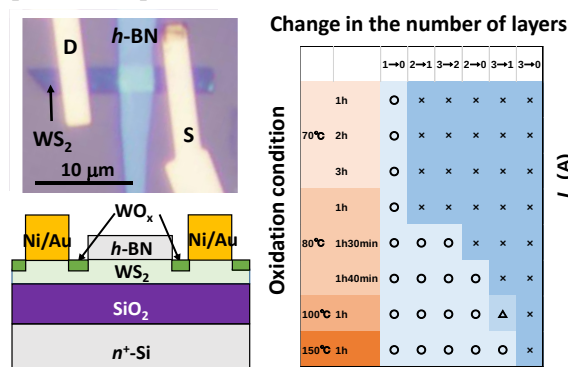


Fig. 1 (a) Typical optical microscope image of device. (b) Cross sectional image.

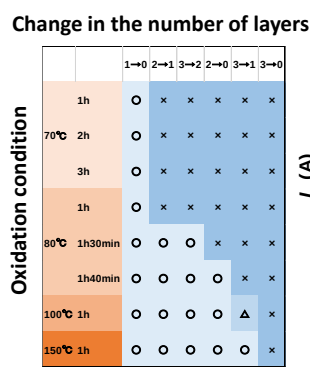


Fig. 2 Number of layers of WS_2 ozone-oxidized at various temperature/time conditions.

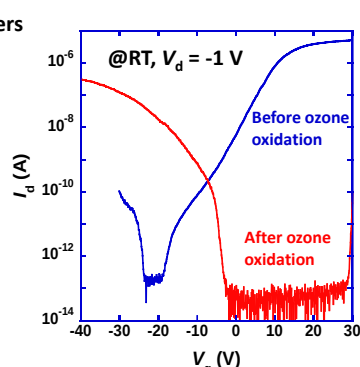


Fig. 3 (a) $I_d\text{-}V_g$ characteristic of WS_2 -FET before and after ozone oxidation.

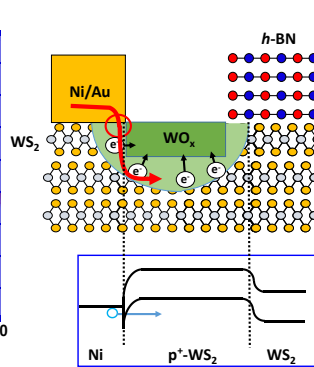


Fig. 4 Schematics of carrier injection and band alignment around metal/ WS_2 interface.