

シリコン量子ビット素子の集積デバイス工学最前線

Frontiers in Integrated Device Engineering for Silicon Qubits

産業技術総合研究所 森 貴洋

National Institute of Advanced Industrial Science and Technology (AIST), MORI Takahiro

E-mail: mori-takahiro@aist.go.jp

量子コンピューティング技術への期待の高まりの中で、高い集積度を実現し得る基本素子としてシリコン量子ビット素子に注目が集まっている。シリコン量子ビット素子研究における昨今の最大の特徴は、半導体デバイス・回路の集積化技術開発を担ってきた企業および研究機関が参入してきていることにある。最もわかりやすい例は、2015年に開発参入をアナウンスした米国インテル社の存在であろう。特にインテル社の参入以後は、参入する企業や研究機関が増加している。このような状況下、半導体集積デバイス・回路を扱うトップカンファレンスにおいても量子技術関連のセッションが生まれ、その発表数も増加の一途をたどっている。

量子コンピュータがその真価を発揮するには、100万量子ビット超の集積が必要だと考えられている。これを目指す故にシリコン量子ビットに注目が集まるわけだが、シリコンで素子を作れば100万素子級の集積がすぐにできるというわけでは決してない。今では10億個を超えるトランジスタが集積され我々の掌の上にあるが、これを実現するために重ねた集積デバイス工学という学問の蓄積は、人類の膨大な努力と煌めく英知の結集であると言えるであろう。量子ビット素子が大規模集積を目指す類のものである以上、トランジスタの後を追いつき、その集積デバイス工学を開拓していかなければならない。その道のりは容易であるはずはなく、トランジスタ技術の肩の上に立ち、その上で一層の努力と英知が必要になると考えられる。

簡単に言えば、集積デバイス工学的アプローチとは量子ビット素子が「できるまで」を、単体素子段階から集積段階まで境界無く研究することである。素子の製造は、設計から始まり、材料技術やプロセス技術に立脚する製造工程を経て完了する。結果として出来上がる素子の性能諸元について、通過過程との関係を紐解くことが重要となる。そして最終的には、集積に向けて多数の素子を均質に動作させる術を考えることである。これらはトランジスタの研究開発では当たり前と考えられてきたことであるが、その方法論を教科書として量子ビット素子の集積を実現する方法論を考えていくことになる。

私たちの研究グループでは、シリコン量子ビット素子の集積デバイス工学を開拓することを志し、2015年ごろから研究活動を続けてきた。本発表ではその成果を紹介しつつ、シリコン量子ビット素子の研究開発動向を、端緒についたばかりである量子ビット素子の集積デバイス工学という視点で概観する。

【謝辞】本発表は文部科学省光・量子飛躍フラッグシッププログラム (Q-LEAP) JPMXS0118069228の助成を受けて実施した研究において検討した内容を含む。