

フィラメント形成領域を制限した銅イオン制御-分子膜ギャップ型

原子スイッチの開発

Development of a Cu-ion Controlled Molecular-gap Atomic Switch with a Reduced Filament Formation Area

早大先進理工, °(M1)石嶋 陽樹, 長谷川 剛

Waseda Univ., °Haruki Ishijima, Tsuyoshi Hasegawa

E-mail: genia6_jima9723@akane.waseda.jp

はじめに：近年、深層学習などの脳型情報処理が注目されている。ハードウェアベースで脳型情報処理を模倣するためには、アナログ的な抵抗変化を示すシナプス動作素子が必要である。酸化還元反応を利用した抵抗変化型メモリ(ReRAM)は、シナプス動作素子の有力候補として注目されている[1]。我々もこれまでに、分子膜中における銅フィラメントの形成と消滅を制御して動作する分子膜ギャップ型原子スイッチでアナログ抵抗変化を実現してきた[2]。しかしながら、繰り返し耐性や再現性に欠けるという課題があった。この原因として、素子サイズが $50\text{ }\mu\text{m} \times 50\text{ }\mu\text{m}$ と大きいために、必要以上に多数の銅イオンがフィラメント形成に寄与してしまうことが考えられた。そこで今回は、フィラメント形成領域を制限した素子を作製し、その動作特性について調べた。

実験： Pt(10nm) / Cu(5nm) / $3\text{Ta}_2\text{O}_5$ + Cu(20nm) / Ta_2O_5 (2nm)/PTCDI(7nm)/Au(30nm)/Ti(5nm)の多層膜を RF スパッタ、電子ビーム蒸着、有機分子蒸着により SiO_2 基板上に成膜した。フィラメント形成領域の制限では、Au 電極層を積層後に SiO_2 を 7nm 積層し、その一部をナノ球(直径：400nm)塗布と Ar ガスエッチング(1 分 30 秒)により削除した。その後、ナノ球を除去するためにエタノール洗浄を行ってから再び積層を行い、素子構造を完成した。素子動作の評価は、4155C Semiconductor Parameter Analyzer を用いて行った。

結果と考察： Ar ガスエッチングを行った後の SiO_2 被覆 Au 電極表面の AFM 観察結果を図 1(a)、(b)に示す。エッチングされた部分とされていない部分で 10nm 程の高低差がある

ため、エッチングされた部分では Au 電極層が露出していることがわかる。混合膜($3\text{Ta}_2\text{O}_5$ + Cu)層から Au 電極に向かって伸びるフィラメントは、この領域にしか形成されないため、フィラメント形成領域を大幅に縮小できたことになる。完成した素子の電流電圧特性測定結果を図 2 に示す。約 5V で電流が急峻に上昇しコンプライアンス電流($50\mu\text{A}$)に達した。逆極性の電圧掃引をすると、-4.7V で電流が急激に減少した。今後、パルス電圧を用いたアナログ抵抗変化特性を評価していく予定である。

参考文献：[1]P. A. Merolla et al., Science 345, 668 (2014). [2]C. Arima et al., J. Appl. Phys. 124, 152114 (2018).

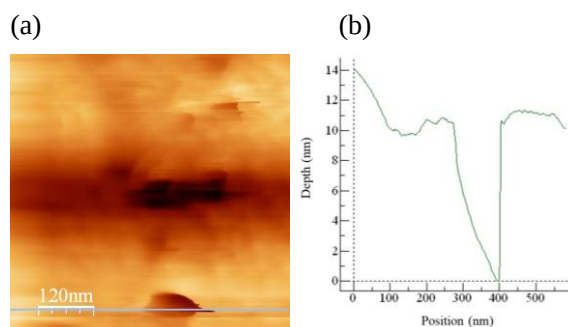


Fig. 1 (a) AFM Image of the Au electrode surface and (b) cross-section at the blue line.

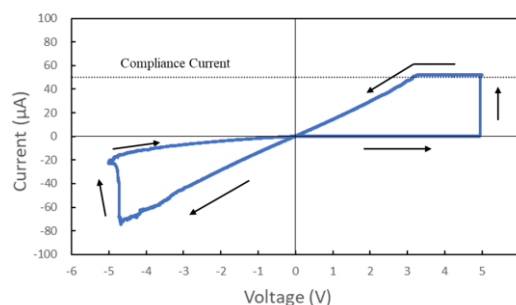


Fig. 2 I/V characteristic of the device.