マルチスケール応力解析を用いた Si トレンチ MOSFET の応力・オン抵抗予測手法の検討

Prediction of Stress Distribution and On-resistance of Si Trench MOSFET using Multi-Scale Stress Analysis

株式会社東芝 [1]　○伊藤和幸 [1]，織田達広 [1]，菊地拓雄 [1]，北原義之 [1]，藪原秀彦 [1]
東芝デバイス&ストレージ株式会社 [2]　西口俊史 [2]，加藤浩朗 [2]，下村紗矢 [2]，西脇達也 [2]
Toshiba Corporation[1], °K. Ito[1], T. Oda[1], T. Kikuchi[1], Y. Kitahara[1], H. Yabuhara[1]
Toshiba Electronic Devices & Storage Corporation[2], T. Nishiguchi[2], H. Katou[2], S. Shimomura[2], T. Nishiwaki[2]
E-mail: kazuyuki14.ito@toshiba.co.jp

1. はじめに

近年，Si パワー半導体は性能向上のため，プレーナ型からトレンチ型[1]のデバイス構造への転換が行われている。そのデバイス構造では，トレンチ内に複数の膜が埋め込まれるが，これにより発生する膜応力が電流経路となる Si に加わることで，ピエゾ抵抗効果により Si の体積抵抗率が変化，その結果デバイスのオン抵抗が変動する[2]。本研究では，マルチスケール応力解析[3]を用いて，ウエハ反りを生じさせるマクロな応力から，数ミクロンの微細なデバイス構造内部の応力分布を推定し，精度よくオン抵抗を計算する手法を検討した。

2. 解析方法

有限要素法解析ツールを用いて，ウエハ表面のデバイス構造とウエハ裏面の積層膜構造をそれぞれ製造工程毎に作成した。Fig.1 に前工程完了後の応力解析モデルを示す。次に，複数材料からなる構造を 1 つの複合材料体として扱う均質化法[4]を用いて，製造工程毎に作成した各構造の複合材料物性値を求めた。続いて，デバイス領域及びウエハ裏面領域からなるウエハ構造をそれぞれ作成し，先で求めたデバイスやウエハ裏面構造の複合材料物性値を用いて製造工程毎にウエハ反りの解析を行い，実測結果と比較した。その後，デバイス内部の応力分布を計算し，ラマン分光法を用いた応力測定結果と比較した。さらに，応力計算結果にピエゾ抵抗係数を乗じてデバイスのオン抵抗を計算した。

3. 結果

Fig.2 に製造工程毎のウエハ反りの計算結果と測定結果を示す。デバイス構造を反映した応力解析モデルを用いることで，実測のウエハ反りを再現することが確認できた。Fig.3 にデバイス内部の応力分布の計算結果とラマン分光法による応力測定結果の比較を示す。トレンチに隣接する Si の応力分布の計算と測定結果は誤差が約 10%となり，概ね一致した。また，これを用いてオン抵抗を計算した結果，測定値との誤差が約 3%となった。

4. まとめ

Si トレンチ MOSFET において，ウエハ反りを生じさせるマクロな応力を製造工程毎に合わせることで，デバイス内部のミクロな応力を推定し，オン抵抗を精度よく計算できた。

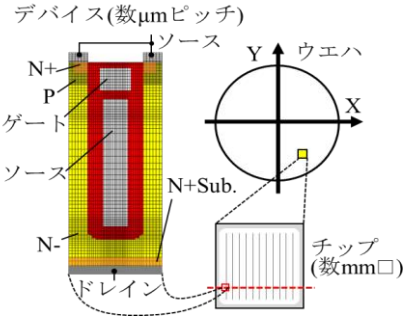

Fig.1 前工程完了後の応力解析モデル

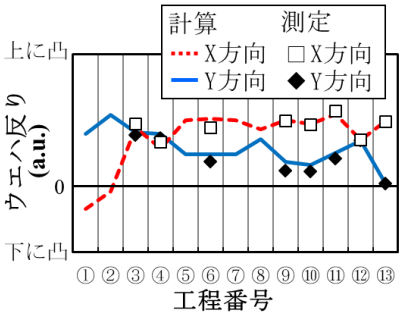

Fig.2 製造工程毎のウエハ反りの計算結果と測定結果

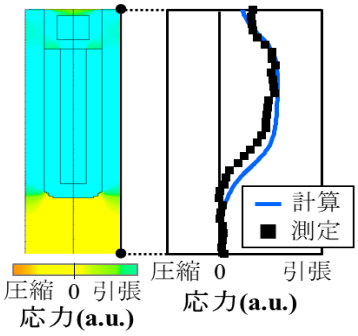

Fig.3 デバイス内部の応力分布の計算結果と測定結果の比較

参考文献

[1] K. Kobayashi, et.al., ISPSD'15, pp.141-144 (2015). [2] K. Uchida, Journal of the Vacuum Society of Japan, Volume 51, Issue 5 (2008). [3] 伊藤和幸他，第 81 回応用物理学会秋季学術講演会，11p-Z04-8 (2020). [4] 寺田賢二郎，菊池昇，均質化法入門，丸善 (2003).

© 2022年 応用物理学会