4H-SiC ショットキーpn ダイオードの導電機構解析

Analysis of conduction mechanism in 4H-SiC Schottky pn diode

筑波大学　○(B) 森 海斗, 亀和田 亮, 岩室 憲幸, 矢野 裕司

Univ. of Tsukuba, °Kaito Mori, Ryo Kamewada, Noriyuki Iwamuro, Hiroshi Yano

E-mail: s2013557@s.tsukuba.ac.jp

【背景・目的】SiC-SPND(Schottky PN Diode)は Schottky 接合と pn 接合を直列に有するダイオードであり、高速動作でありながら低抵抗になることが報告されている[1]。しかし、TCAD シミュレーションを用いたダイヤモンド SPND の研究では、SPND は SBD と比べて高耐圧領域でより高抵抗になると報告されている[2]。我々は、TCAD シミュレーションを用いた解析で SiC-SPND は SBD より高抵抗であり、これはドリフト層のキャリア密度が小さいことによると明らかにした[3]。そこで、本研究では SPND の導電機構を詳細に解析した。

【結果・考察】Fig. 1 にシミュレーションで用いた想定耐圧 300 V の(a)SPND と(b)SBD の構造を示す。Fig. 2 に順バイアス印加時のドリフト層の空間電荷分布を示す。SBD では伝導電子と正のイオン化ドナーが電荷を相殺するので空間電荷はほぼゼロになるのに対し、SPND はもともと負のイオン化アクセプターがあるところに伝導電子が注入されるので負の空間電荷分布を持つ。ドリフト層の基板近くに蓄積した空間電荷は電界を緩和させ、電流に影響を与えるので、SPND の導電機構は空間電荷に制限され、電流は Mott-Gurney による空間電荷制限電流の式($J = 9\varepsilon\mu V_{\mathrm{p-}}^2/8W_{\mathrm{p-}}^3$)で表せると考えられる。ここで、$V_{\mathrm{p-}}$、$W_{\mathrm{p-}}$は SPND の p^-層(ドリフト層)の両端の電位差、膜厚を示す。Mott-Gurney による式から$\sqrt{\mu J} \times (dV_{\mathrm{p-}}/dJ)$は $W_{\mathrm{p-}}$の 3/2 乗に比例すると予測される。$W_{\mathrm{p-}}$を変えた SPND のシミュレーションを行い微分オン抵抗を求め、$\sqrt{\mu J} \times (dV_{\mathrm{p-}}/dJ)$と $W_{\mathrm{p-}}$の関係を調べた。Fig. 3 に示すように、両対数プロットは直線に乗っており、空間電荷制限電流に特徴的な膜厚依存性が見られた。これらの結果より、SPND の導電機構は空間電荷に制限されるモデルで説明できると考えられる。空間電荷制限電流は一般的なドリフト電流よりも膜厚の増加に対する電流の減少量が大きいので、高耐圧デバイスでは抵抗が大きくなりやすいと言える。

[1] K. Kojima and H. Okumura, *Appl. Phys. Lett.* **116**, 012103 (2020).
[2] C. Hitchcock and T. P. Chow, *Diam. Relat. Mater.* **104**, 107736 (2020).
[3] 森海斗，亀和田亮，岩室憲幸，矢野裕司，先進パワー半導体分科会 第 8 回講演会，IA-8 (2021).

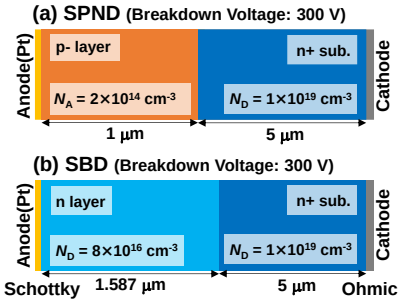

Fig. 1. Schematic structures of (a) SPND and (b) SBD used in the simulation.

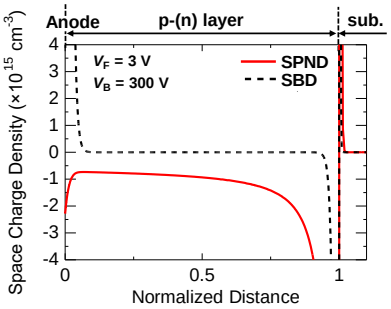

Fig. 2. Space charge distribution of SPND and SBD in the drift layer.

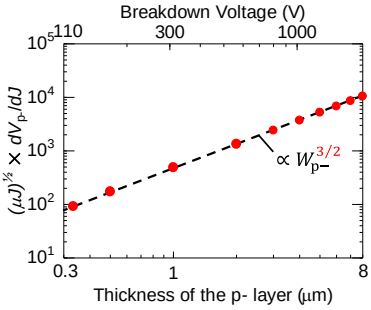

Fig. 3. The relationship between $\sqrt{\mu J} \times (dV_{\mathrm{p-}}/dJ)$ and thickness of the p- layer.