SBD 内蔵 SiC MOSFET の新規等価回路モデルの開発と寄生 PN ダイオードのクランプ能力の向上

Development of new equivalent circuit model of SBD-embedded SiC MOSFETs and improvement of clamping capability of parasitic PN diode

東芝研開セ [1]，東芝デバイス&ストレージ(株)[2]　○大橋 輝之 [1]，河野 洋志 [2]，蟹江 創造 [2]，尾形 昂洋 [2]，佐野 賢也 [2]，早川 秀樹 [2]，朝羽 俊介 [1]，深津 茂人 [1]，飯島 良介 [1]

Corporate R&D Center, Toshiba Corp.[1], Toshiba Electronic Devices & Storage Corporation[2],
○Teruyuki Ohashi[1], Hiroshi Kono[2], Souzou Kanie[2], Takahiro Ogata[2], Kenya Sano[2], Hideki Hayakawa[2], Shunsuke Asaba[1], Shigeto Fukatsu[1], Ryosuke Iijima[1]

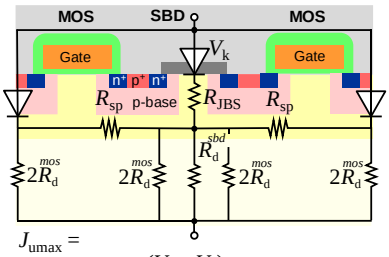
E-mail: teruyuki.ohashi@toshiba.co.jp

【はじめに】

SiC MOSFET では、寄生 PN ダイオードの動作によるデバイスの抵抗増大が問題となっている。寄生 PN ダイオード動作を抑制(クランプ)するため、我々はチップ内部に SBD を内蔵した SBD 内蔵 SiC MOSFET の開発を進めており、高い信頼性を実証している[1]。しかしながら SBD 内蔵 MOSFET において、寄生 PN ダイオードが動作しない上限の電流密度(J_{umax})は温度と共に低下してしまう。SiC MOSFET は高温動作の要求が大きく、J_{umax} の向上は喫緊の課題となっており、今回 SBD 内蔵 MOSFET の J_{umax} の向上を試みた。

【SBD 内蔵 MOSFET の等価回路モデルの開発】

J_{umax} 向上の設計指針を得るため、SBD 内蔵 MOSFET の J_{umax} を表す新規等価回路モデルを開発した(図 1)[2]。図 1 において、V_k はショットキー電圧、R_{JBS} は JBS 抵抗、R_{sp} は広がり抵抗、R_d^{mos} は MOS 領域のドリフト層抵抗、R_d^{sbd} は SBD 領域のドリフト層抵抗を表す。この等価回路を解くことで、J_{umax} の解析式を導出できる(図 1 中の式 1)。本モデルにより、デバイス内部の抵抗比率に依らず J_{umax} を高い精度で再現でき[2]、更に図 2 に示すように、J_{umax} の温度依存性を既存モデル[3]と比較して精度良く再現できた(図 2)。このモデルはシンプルな式で J_{umax} を精度良く表すため、J_{umax} の向上に向けた設計指針を導くことができる。具体的には式 1 から、J_{umax} を改善するためには、R_{JBS} と R_{sp} を小さくすること、R_d^{mos}/R_d^{sbd} と $1/R_d$ を大きくすること、が重要であることが分かる。



$$J_{umax} = \frac{(V_{on}-V_k)}{\left\{R_{JBS}+\dfrac{R_{sp}}{4+\dfrac{2R_d^{mos}}{R_d^{sbd}}+R_{sp}\cdot\left(\dfrac{1}{R_d^{sbd}}+\dfrac{1}{R_d^{mos}}\right)}\right\}} \quad \cdots 1$$

図 1　SBD 内蔵 MOSFET の新規等価回路モデル

【実験結果及び考察】

導出した設計指針に基づいて、3.3 kV 系 SBD 内蔵 MOSFET の J_{umax} の実験的な向上を試みた。式 1 の分母を K と置き、K を小さくすることで、従来構造と比較して J_{umax} を大幅に向上することができた(図 3)[2]。今回開発したデバイスは、従来構造と同等の耐圧を持ち、トレードオフなく J_{umax} を向上することに成功している。最後に図 4 に示すように、従来構造と今回開発した構造の J_{umax} の温度依存性を比較した。今回開発した構造の 200℃での J_{umax} は従来構造の 4.8 倍まで向上した。この大幅な J_{umax} の向上は、SBD 内蔵 MOSFET の将来的な 200℃以上での応用に向けて有望な結果である。

[1] M. Furukawa, et al., Proc. PCIM'20, pp.1-5. [2] T. Ohashi, et al., Proc. ISPSD'21, pp.79-82. [3] K. Kawahara et al., Proc. ISPSD'17, pp.41-44.

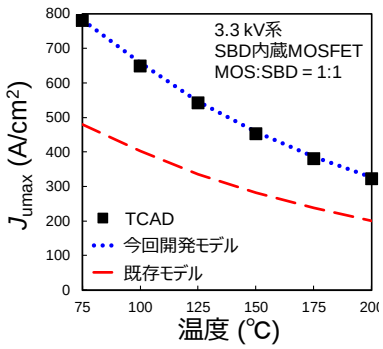


図 2　等価回路モデルでの J_{umax} 再現

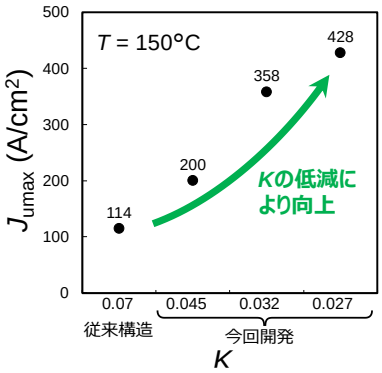


図 3　今回開発品での J_{umax} の向上

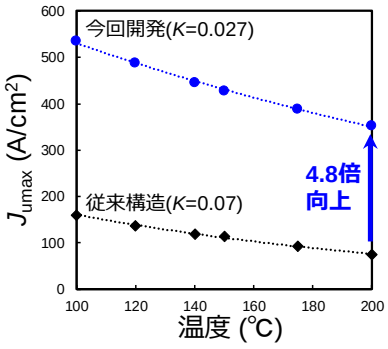


図 4　J_{umax} の温度依存性の比較

© 2022年 応用物理学会