

生体埋め込みマイクロデバイス向け光電力伝送回路の開発

CMOS control circuit for optically-powered implantable microdevice

東京工業大学 °(M1)深町 賢人、(M1)竹内 瑞希、横式 康史、徳田 崇
Tokyo Institute of Technology, °Masato Fukamachi, Mizuki Takeuchi,
Yasufumi Yokoshiki, and Takashi Tokuda

E-mail: tokuda@ee.e.titech.ac.jp

1.はじめに

我々は生体埋め込みへの応用を目指し、光駆動によるバッテリーレス超小型デバイス技術を開発している[1]。我々の方式では、超小型太陽電池で得られる光電流をキャパシタに充電し、一定電圧に達したら CMOS 電圧監視回路によりスイッチを接続して負荷を駆動する(Fig. 1)。これまで 0.35 μm 標準プロセスを用いて開発していたが、さらなる小型化と消費電力の低減を図るため 0.18 μm 2-poly 6-metal 標準 CMOS プロセスへの移行を試行した。

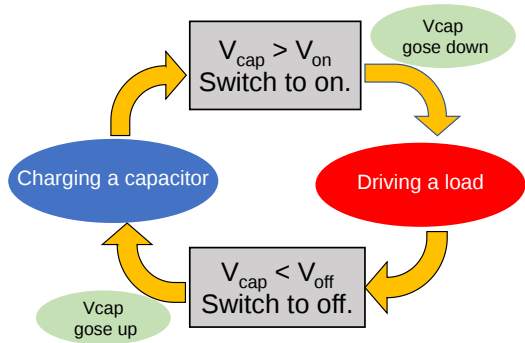


Fig1. Conceptual diagram of intermittent drive device

2. CMOS 回路の設計

Fig. 2 にブロック図、Fig. 3 にレイアウト例を示す。本チップでは電圧判定のための基準電圧を、超低消費電力の電流源+電圧ラダー回路によって内部で発生する。ラダー回路から出力される電圧と電源電圧の相対的な差をもとに負荷駆動用の CMOS スイッチを制御する[2]。電圧判定回路は、負荷駆動 CMOS スイッチを ON にする電圧 V_{ON} と OFF にする電圧 V_{OFF} が異なるヒステリシス特性を備える。

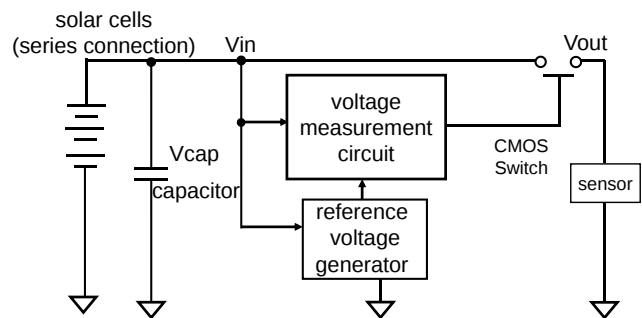


Fig. 2 Block diagram of optically-powered microdevice

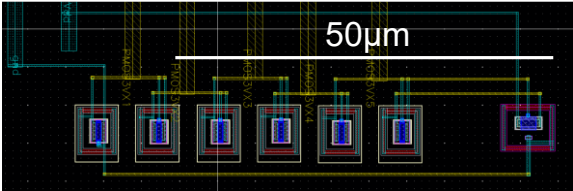


Fig. 3 Layout of reference voltage generator

3. 低消費電力基準電圧発生回路の実現

本回路は PMOS ラダー回路と低閾値の NMOS による電流制限により低消費電力でスイッチ動作の基準となる電圧を生成することができる[3]。シミュレーションの結果を Fig.4 に示す。一定以上の入力電圧に対して、出力される基準電圧は飽和し、各出力電圧の差が PMOS トランジスタの閾値分となっている。0.35 μm での基準電圧発生回路より優れた定電圧性を示した[2]。3V を入力した際に流れる電流は 7pA となり、低消費電力での駆動が期待できる。

電圧判定回路についても設計を行い、スイッチング電流の低減や基準電圧発生回路と組み合わせた動作をシミュレーション上で確認した。今後は回路の評価を行い、安定性等の最適化をはかる。

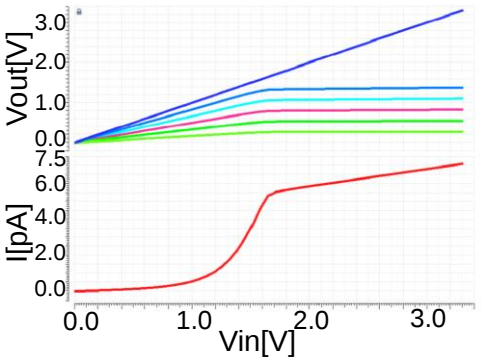


Fig. 4 Simulation of reference voltage generator

謝辞

本研究における CMOS 集積回路の設計は東京大学 VDEC を通し、日本ケイデンス株式会社およびメンター株式会社の協力で行われた。

文献

[1] T. Tokuda *et al.*, AIP Advance 8, 045018 (2018).
[2] 竹内ほか, 令和 3 年電気学会全国大会 3-123 (2021/3/9).
[3] I. Lee *et al.*, IEEE JSSC 52, 1443 (2017).