抵抗加熱蒸着法による $Cu_2Sn_{1-x}Si_xS_3$ 薄膜の作製

Preparation of $Cu_2Sn_{1-x}Si_xS_3$ thin films by thermal evaporation

○菅井一博，田中久仁彦*
長岡技術科学大学 電気電子情報工学専攻
○Kazuhiro Sugai , Kunihiko Tanaka*
Nagaoka Univ. Tech., Dep. of Electrical, Electronics and Information Eng.
*Email : tanaka@vos.nagaokaut.ac.jp

1.はじめに

Cu_2SnS_3 は汎用元素で構成され光吸収係数が大きく太陽電池の光吸収層に適しているものの、バンドギャップが約 0.94 eV と小さい。そのため単層太陽電池に適したバンドギャップとなる様、Sn の一部を Ge で置き換えた $Cu_2Sn_{1-x}Ge_xS_3$（CTGS）が研究されている。しかし、Ge は希少かつ高価であるため、我々は Ge ではなく Si で置換した元素戦略的に優れている $Cu_2Sn_{1-x}Si_xS_3$（CTSiS）に着目した。

抵抗加熱蒸着法で CTSiS を製膜する場合、Si の融点は 1412℃と高いことから Si の堆積が難しい。そこで、融点が 859℃と Si より低い Cu_3Si を用いれば抵抗加熱蒸着法により CTSiS 薄膜が可能になると考え、Cu_3Si を用い CTSiS 薄膜の作製を試みた[2]。

2.実験方法

Cu_3Si/SnS_2/ Substrate 積層構造を抵抗加熱蒸着法で作製し、その後 Cu-Si-Sn 系化合物を作るためあらかじめ窒素雰囲気下で 200℃、250℃、300℃での加熱を 5 分行い、続いて窒素希釈硫化水素を用い、550℃で硫化を行った。

3.実験結果

Fig.1 に XRD 測定結果を示す。XRD より CTS と Cu_2SiS_3 間にピークを確認した。ピークシフト量から、x= 0.2 程度の CTSiS が作製されたと推測している。このことから、Cu_3Si を用いることで CTSiS 薄膜の作製が可能であるといえる。単層太陽電池に適したバンドギャップである 1.4 eV は Sn:Si= 1:1 であるため[1]、現時点では Si の含有量が少ない。そのため、膜内の Si 量を増加させることが今後の課題である。

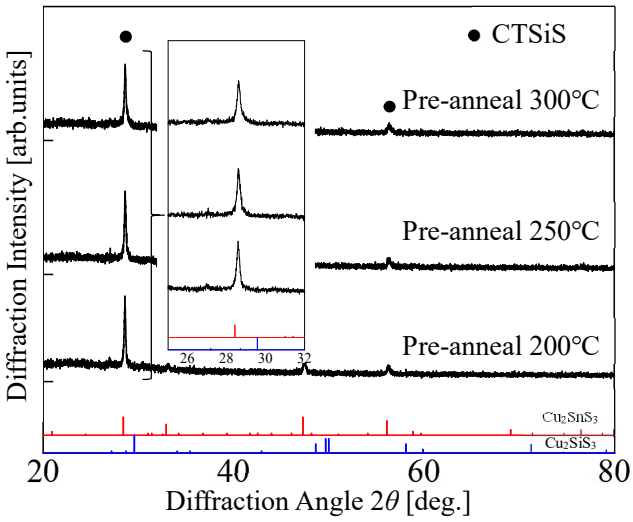

Fig.1 XRD 測定結果

参考文献

[1] Kotoba Toyonaga and Hideaki Araki, Phys. Stat.Solidi C **12** (2015)753-756.

[2] Katarzyna Sufryd *et,al.*, Intermetallics **19**, (2011)1479-1488.