pMOS シリコン量子ドットにおける電荷ノイズのスペクトル評価

Evaluating Charge Noise Spectrum of pMOS Si Quantum Dots

東工大　°中越 一真，高橋 洋貴，溝口 来成，米田 淳，小寺 哲夫

Tokyo Tech, °Kazuma Nakagoe, Hiroki Takahashi, Raisei Mizokuchi, Jun Yoneda, Tetsuo Kodera

E-mail: nakagoe.k.aa@m.titech.ac.jp

量子コンピュータ実現に向けて様々な量子ビットが研究されている。中でもシリコン量子ドットの少数キャリアスピンは、核スピンの影響をほとんど受けず、高い忠実度と長いコヒーレンス時間を達成できる。しかし、半導体デバイスに共通の電荷ノイズは引き続き重要なノイズ源であり、コヒーレンス時間の減少ひいては量子ビットの誤り率増加の要因となっている[1]。電荷ノイズを理解し、抑制することは、シリコン量子コンピュータ実現に向けた重要な課題である[2]。

本研究では pMOS シリコン量子ドットにおいてクーロン振動を観測し(Fig. 1(a))、各点における電荷ノイズのパワースペクトル密度を極低温環境下(300 mK)で評価した。クーロンピークのスロープ部分（紫・黄）は、ブロッケード領域（黒）・ピークの頂点（緑）に比べて、電場揺らぎにより敏感に反応する測定点となる（Fig.1 (b)）。実際に、スロープ部分では、観測される量子ドット電流のスペクトル密度が大きくなっていて(Fig. 2)、本測定により電荷ノイズの情報が取得できていることが分かる。低周波領域では 1/*f* の周波数特性が観測されているのに対し、数 Hz 周辺では少数の二準位系から生じていると思われるローレンツ型の特徴的なスペクトル成分が観測された。講演では、このような電荷ノイズを与える微視的機構の候補や、温度依存性についても議論する。

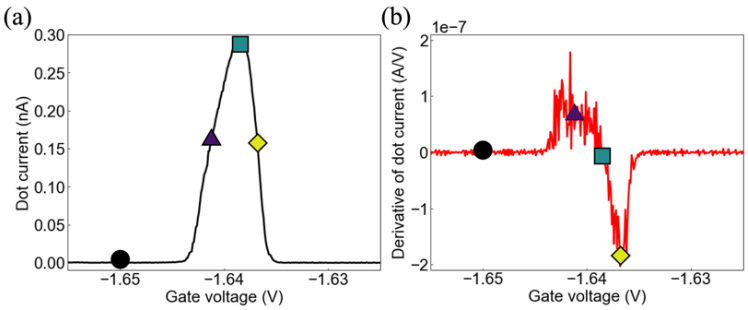

Fig. 1. (a) Coulomb peak and (b) the derivative of current with respect to the gate voltage.

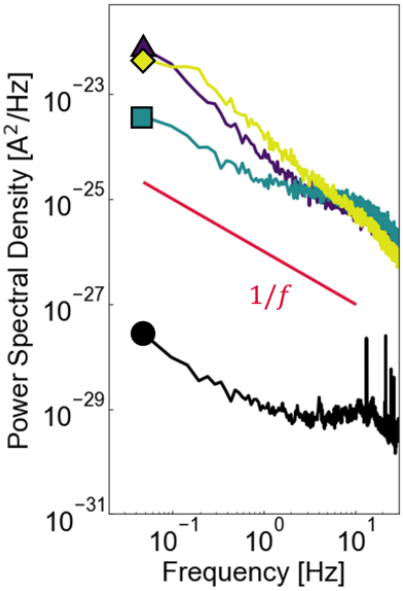

Fig. 2. Power spectral densities measured at various gate-voltage conditions shown in Fig. 1.

本研究の一部は、JST Moonshot R&D Grant Number JPMJMS2065, MEXT Quantum Leap Flagship Program (MEXT QLEAP) Grant No. JPMXS0118069228, JST CREST (JPMJCR1675), JST さきがけ (JPMJPR21BA)，科研費 (JP20H00237, JP20K15114, JP21K14485), The Precise Measurement Technology Promotion Foundation, Suematsu Fund の助成を受け、また日立製作所との共同研究として遂行された。

[1] J. Yoneda *et al.*, *Nature Nanotechnology* **13**, 102 (2018).

[2] N. P. de Leon *et al.*, *Science* **372**, eabb2823 (2021).

© 2022年 応用物理学会