

超伝導ストレージループを用いたストカスティックメモリの設計と評価

Design and evaluation of a stochastic memory using a superconductor storage loop

横国大院理工¹, 産総研 RCECT², 横国大 IAS³, 東京都市大院理工⁴

○(D1) 羅文輝¹, 竹内尚輝^{2,3}, 陳オリビア⁴, 吉川信行^{1,3}

Dept. of Electrical and Computer Eng., Yokohama Nat'l Univ.¹, RCECT, AIST², IAS, Yokohama

Nat'l Univ.³, Dept. of Computer Science, Tokyo City Univ.⁴

°Wenhui Luo¹, Naoki Takeuchi^{2,3}, Olivia Chen⁴, Nobuyuki Yoshikawa^{1,3}

E-mail: luo-wenhui-dv@ynu.jp

本研究では低電力なストカスティック演算 (SC) ベースのディープニューラルネットワーク (DNN) [1] を構築するため、ストカスティック数を読み書きできるようなストカスティックメモリを提案する。

Fig. 1 に示すストカスティックメモリは、AQFP/RSFQ インターフェース、 J_1 、 J_2 、 L_{loop} を含めるストレージループと AQFP [2] バッファチェーンで構成される。書き込み信号として入力されるビットには、論理 1 に相当する磁束量子は J_1 を介して L_{loop} に蓄えられ、論理 0 に相当する磁束量子は J_0 を介して L_{loop} に蓄えられる。その結果、 L_{loop} を流れる電流の大きさ ($I_{loop} \sim k \times \Phi_0 / L_{loop}$) と向きを制御可能であり、 L_{loop} と結合した AQFP バッファが 1 を出力する確率を調整できる。これにより、特定の確率で 1 を出力するストカスティックビットストリームを生成できる。

AIST HSTP [3] を使用してストカスティックメモリを設計および作製 (Fig. 2)、実験的に評価した。ここで、簡単のため AQFP/RSFQ インターフェースの代わりに DC/SFQ コンバーターを用いて書き込み信号を印加した。実験結果や、設計の優位性等については当日報告する。

謝辞 本研究に使用された回路は、産業技術総

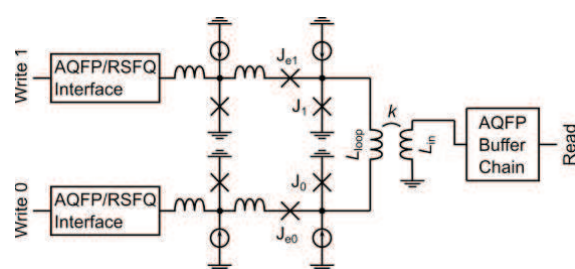


Fig. 1 ストカスティックメモリの概略図

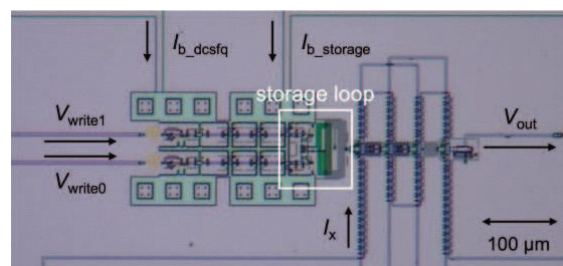


Fig. 2 チップ写真

合研究所 (AIST) の超伝導クリーンルーム CRAVITY を用いて作製された。本研究は JSPS 科研費 (JP18H01493, JP19H05614) と JST PRESTO (JPMJPR19M7) の助成を受けたものである。

[1] B.D. Brown, *et al.*, IEEE Trans. Comput. vol. 50, no. 9, Sep 2001.

[2] N. Takeuchi *et al.*, Supercond. Sci. Tech., vol. 26, no. 3, p. 035010, 2013.

[3] N. Takeuchi *et al.*, Supercond. Sci. Technol., vol. 30, no. 3, p. 035002, Mar. 2017.