強誘電体 MFM キャパシタを用いたリザバーコンピューティングの実証 と動作電依存性

Examination of reservoir computing using Ferroelectric MFM capacitors and impact of operation voltage

東大工 〇名幸 瑛心, トープラサートポン カンディット, 王 澤宇, 中根 了昌, 竹中 充, 高木 信一

°E. Nako, K. Toprasertpong, Z. Wang, R. Nakane, M. Takenaka, S. Takagi

(Univ. Tokyo, School of Engineering) E-mail: nako@mosfet.t.u-tokyo.ac.jp

【はじめに】我々は強誘電体ゲート FET(FeFET) の分極反転に伴う短期記憶特性と非線形性を用 いたリザバーコンピューティング[1]を提案し、 実験的に検証してきた[2][3]。一方、分極反転を起 こす強誘電体を用いた素子として強誘電体 MFM キャパシタが存在する。強誘電体を金属で挟んだ MFM キャパシタは FeFET よりも構造が単純であ り、Si との界面が無く優れた信頼性を持ち、バッ クエンドプロセスにおいて作製が可能であるた め、柔軟なチップ実装が可能である。本研究では MFM キャパシタを用いたリザバーコンピューテ ィングを実証し、性能への動作電圧の影響を調べ たので報告する。

【実験手法】MFM キャパシタを用いたリザバー コンピューティングの方式を Fig.1 に示す。ここ で下部電極にパルス幅が 200 µs の三角波パルス 列で構成された電圧波形を印加し、リザバーに入 力するデジタル信号の 0 と1をこの三角波パル スの正と負に対応させた。MFM キャパシタは印 加された電圧に応じて強誘電体の分極が反転し、 複雑な電流波形を出力する。1パルス時間を200 分割した時間毎に出力電流を測定し、200 の想定 点を仮想ノードとして扱った。この仮想ノードの 電流値に対する重みを使った積和計算によって 出力を得た。Fig. 2 に示すように本研究では TiN/Hf0.5Zr0.5O2(10 nm)/TiN/Al という構造をもつ MFM キャパシタを用いた。また比較デバイスと して、TiN/HfO₂(10 nm)/TiN/Al という構造をもつ 常誘電体キャパシタも用意した。いずれも ALD 法により堆積し、400 ℃で熱処理を行った。測定 には 80×80 μm の正方形の素子を用いた。リザバ ーコンピューティングの性能を測る指標として 短期記憶特性を見る Short Term Memory (STM)タ スクと短期記憶特性と非線形性の両方を見る Parity Check (PC)タスクを用いた[4]。STM では Memory Capacity (MC)、PC では Parity Check Capacity (PCC)が性能指標となり、値が大きいほ ど性能が高い

【実験結果・考察】動作電圧を変えた時の強誘電 体キャパシタの P-Vヒステリシスループを Fig. 3 に示す。1V では分極が反転せずヒステリシスル ープが開かないが、1.5V でわずかにヒステリシ スループが開き、2V 以上で明白に分極が反転し ている。Fig. 4 に MFM キャパシタと常誘電体キ ャパシタにおける STM と PC タスク性能(MC ま たは PCC)の動作電圧依存性を示す。STM タス クでは、常誘電体キャパシタはいずれの動作電圧 においても MC が 1 となっているのに対し、MFM キャパシタは動作電圧の増大に伴って性能が向 上することが分かる。ここで、入力電圧波形のみ を用いてリザバー計算を行った場合の性能も示 している。動作電圧が大きくなると波形発生装置 から出力される電圧波形が歪んでしまうため、入 力波形のみから学習させた場合も学習できてしまい、測定に十分注意を払う必要がある。一方、 PC タスクでは常誘電体キャパシタと入力電圧波 形では動作電圧によらず全く学習できていない のに対し、強誘電体キャパシタは1.5V以上で高 い性能を発揮している。この電圧はヒステリシス ループが開く動作電圧と一致しており、強誘電分 極の誘起が非線形性に寄与して、リザバー計算を 可能にしていると判断できる。

【結論】強誘電体 MFM キャパシタにおいても強 誘電分極に伴う短期記憶特性と非線形性がリザ バーコンピューティング性能に寄与することが 明らかになった。

【謝辞】本研究は、JST-CREST (JPMJCR20C3)、JSPS 科 研費 (21H01359) の支援を受けて実施された。

【参考文献】[1] G. Tanaka *et al.*, Neural Networks **115**, 100 (2019). [2] トープ^{*} ラサートホ^{*} ン他、秋季応物学会 19p-F211-4 (2019). [3] E. Nako et al., VLSI symposia, TN1.6 (2020). [4] T. Furuta et al., Phys. Rev. Applied 10, 034063(2018).



Fig. 1 Operation scheme of MFM ferroelectric capacitorbased reservoir computing.



Fig. 2 Process flow and device structure of an MFM ferroelectric capacitor.



