

# 分布型分極ドーピングにより作製した p-n 接合の電気特性評価

## Electrical Characteristics of p-n Junctions Realized by Distributed Polarization Doping

<sup>1</sup>名大院工, <sup>2</sup>名大 IMaSS, <sup>3</sup>名大 VBL, <sup>4</sup>名大 ARC

○隈部岳瑠<sup>1</sup>, 川崎晟也<sup>1</sup>, 渡邊浩崇<sup>2</sup>, 安藤悠人<sup>2</sup>, 新田州吾<sup>2</sup>, 本田善夫<sup>2</sup>, 天野浩<sup>2,3,4</sup>

<sup>1</sup>Grad. Sch. Eng. Nagoya Univ., <sup>2</sup>IMaSS Nagoya Univ., <sup>3</sup>VBL Nagoya Univ., <sup>4</sup>ARC Nagoya Univ.

○T. Kumabe<sup>1</sup>, S. Kawasaki<sup>1</sup>, H. Watanabe<sup>2</sup>, Y. Ando<sup>2</sup>, S. Nitta<sup>2</sup>, Y. Honda<sup>2</sup>, and H. Amano<sup>2,3,4</sup>

E-mail: kumabe@nagoya-u.jp

**【背景と目的】** 分布型分極ドーピング(Distributed Polarization Doping: DPD)は, 不純物ドーピングに代わる新たなIII族窒化物半導体・ドーピング手法として注目されている. [1-3]DPDは, 低温においても高いキャリア濃度が得られるほか, Mgを用いた p 型ドーピングのようなメモリー効果や結晶表面への偏析による不純物密度の揺らぎが起きないため, Super Junction など空間電荷密度分布に敏感なデバイス構造への活用が期待できる. しかし, DPD層における縦方向キャリア輸送や, 各種接合の電気特性については未だ詳細な研究がなされていない. そこで, 本研究では DPD により「p-n 接合」を作製しキャリア輸送特性や容量特性を評価したので報告する.

**【実験方法】** Fig. 1 に作製した両側空乏 p-n 接合ダイオードの断面構造を示す. デバイス構造の成長は MOVPE 法により n 型 GaN 自立基板に行い, p および n 型 DPD 層は基板垂直方向に AlN モル分率 (以下, 「Al 組成」と記す) を線形傾斜させた AlGaIn により実現した. XRD・逆格子空間マッピングより, DPD 層が GaN に格子整合しており, その最大 Al 組成が 13.3%であることを確認している. また, DPD 層への意図的な不純物ドーピングは行わなかった. 素子分離のため ICP-RIE により垂直メサ形成を行い, 表面(p 側)に Pd/Au オーミック電極, 基板裏面(n 側)に Al オーミック電極を形成し, 縦型ダイオードを作製した.

**【実験結果】** 作製したデバイスは明瞭な整流作用を示した. Fig. 2 に順方向電流電圧( $I$ - $V$ )特性を示す.  $I$ - $V$ 特性より導出した理想係数は 2.5~3.0 V において 1.8~2.0 であり, 輸送特性を拡散・再結合電流モデルで説明できる. これは典型的な不純物ドーピング・p-n 接合同様であり, DPDにより作製した接合が p-n 接合であることを支持している. また, Fig. 3 に電荷密度の深さ分布および容量電圧特性を示す. 接合界面から 150 nm 程度まで約  $3 \times 10^{17} \text{ cm}^{-3}$  で電荷が空間的に分布していることが確認できる. 対応するシート電荷密度は  $4.5 \times 10^{12} \text{ cm}^{-2}$  であり, これは最大 Al 組成(13.3%)から推測される分極電荷密度と近い. [4] 以上より, DPD のみで p-n 接合を形成可能であり, その輸送特性も不純物ドーピングとほぼ同様であることが明らかになった.

**【謝辞】** 本研究は環境省「GaN 技術による脱炭素社会・ライフスタイル先導イノベーション事業」の委託および科研費 21J22909 の助成を受けて行われた.

**【参考文献】** [1] D. Jena *et al.*, Appl. Phys. Lett. **81**, 4395 (2002). [2] J. Simon *et al.*, Science **327**, 60 (2010). [3] O. V. Khokhlev *et al.*, Phys. Stat. Sol. A **210**(7), 1369 (2013). [4] O. Ambacher *et al.*, J. Appl. Phys. **87**, 334 (2000).

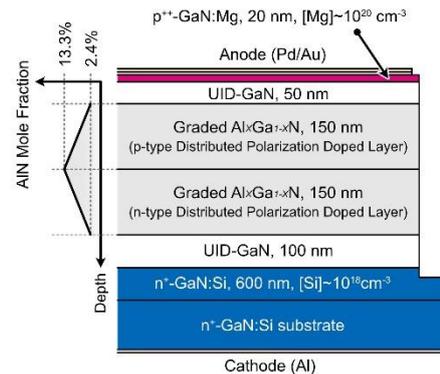


Fig. 1: Schematic cross-sectional illustration of a fabricated diode.

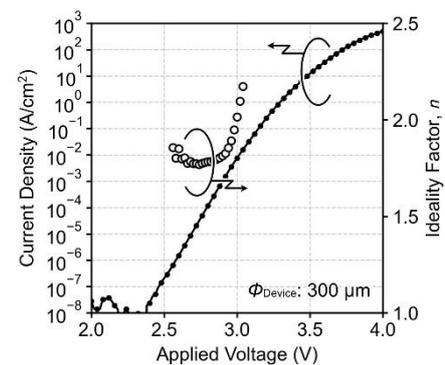


Fig. 2: Forward-biased current-voltage characteristics of a fabricated diode.

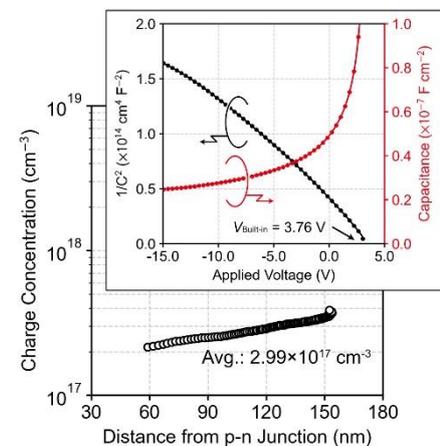


Fig. 3: Charge profile and capacitance-voltage characteristics (inset) of a fabricated diode.