極低温におけるバルク MOSFET ランダムばらつきに対する パーコレーションパスの影響

Effect of Percolation Path for Random Variability in Bulk MOSFETs

at Cryogenic Temperature

東大生研¹, 産総研², 東大 d.lab³ ^O水谷 朋子¹, 竹内 潔¹, 更屋 拓哉¹, 岡 博史², 森 貴洋², 小林 正治^{1,3}, 平本 俊郎¹

¹IIS, Univ. of Tokyo, ²AIST, ³d.lab, Univ. of Tokyo ^OTomoko Mizutani¹, Kiyoshi Takeuchi¹, Takuya Saraya¹, Hiroshi Oka², Takahiro Mori², Masaharu Kobayashi^{1,3}, and Toshiro Hiramoto¹

E-mail: mizutani@ nano.iis.u-tokyo.ac.jp

【はじめに】 クライオ CMOS は量子コンピ ューティングの制御回路に欠かせない技 術であり,特に大規模量子コンピューティ ングでは、極低温における MOSFET の特 性ばらつきを理解することが重要である [1-5]. しかし極低温における特性ばらつき の詳細な原因はまだ明らかになっていな い.本研究では、バルク nMOSFET のしき い値電圧 (VTH) を室温 (RT) と 4K で測定 し、その差 ($\Delta V_{TH}=V_{TH@4K}-V_{TH@RT}$)のばら つきの原因を詳細に解析したので報告す る[6].【結果】65nm 技術で作製した 109 個 のバルク nFET を RT と 4K で測定し、その 差について, 2 つの V_{TH}の定義: V_{THEX}(外 挿法), V_{THC} (定電流法) を用いて解析した. RT と 4K の差のばらつきは、 ΔV_{THC} の方が 大きく (図 1)、 $\Delta V_{THEX} \ge \Delta V_{THC}$ の相関が 弱いことより (図 2), 両者のばらつきの原 因は異なることが示唆される.次に、電流 オンセット電圧 COV (= V_{THEX}-V_{THC}) [7-9] との相関を調べた. VTHEX は強反転で決定さ れるためチャネルの平均ポテンシャルを反



Fig.3. Correlations between (a) COV and ΔV_{THEX} and (b) COV and ΔV_{THC} at RT and 4K.

映し、一方、V_{THC}はサブスレッショルド領域でのパーコレーションパスで決定されるためチャネルの最小ポテンシャルを反映する.したがって、COV はパーコレーションパスの谷の深さを表し、離散不純物揺らぎ (RDF) によってばらつく[8]. ΔV_{THEX} は COV と相関がないが、 ΔV_{THC} は明らかに強い相関を示す (図 3). ΔV_{THEX} は極低温で増加した空乏電荷数によりばらつくが、 ΔV_{THC} はさらに極低温でのパーコレーションパスの谷の深さに影響も受けるため、 ΔV_{THEX} よりもばらつきが大きくなることがわかった.【まとめ】RT および 4K でのバルク FET の V_{TH}ばらつきを測定し、その差 ($\Delta V_{TH}=V_{TH@4K}-V_{TH@RT}$)を解析した結果、 ΔV_{THC} ばらつきは RDF によるチャネル内のパーコレーションパスの谷の深さに依存することがわかった.【謝辞】本講演の成果は、国立研究開発法人新エネルギー・産業技術総合開発機構 (NEDO)の委託業務 (JPNP16007)の結果得られたものです.【文献】[1] Grill et al., IEEE IRPS, 2020. DOI: 10.1109/IRPS45951.2020.9128316.[2] P. A. 'T Hart et al., IEEE ESSDERC, p. 246, 2018. [3] A. Beckers et al., IEEE TED, vol. 65, no. 9, p. 3617, 2018. [4] G. Niu et al., IEEE EDL, vol. 20, no. 10, p. 520, 1999. [5] T. Mizutani et al., Si Nano Workshop, S2-7, 2021. [6] T. Mizutani et al., SSDM, p.17, 2021. [7] T. Tsunomura et al., VLSI Tech. Symp., p.97, 2010. [8] A. Kumar et al., IEEE Si Nano Workshop, p.7, 2010. [9] T. Mizutani et al., IEEE IEDM, 2013.