

蓄積電荷測定法による Au/C₈-BTBT 界面の正孔注入障壁測定Estimation of hole injection barrier at Au/C₈-BTBT interface

by Accumulated Charge Measurement (ACM)

兵庫県立大院理 °山口晃司, 田島裕之, 角屋智史

University of Hyogo. °Koji Yamaguchi, Hiroyuki Tajima, Tomofumi Kadoya.

E-mail: ri21f031@stkt.u-hyogo.ac.jp

【序】電荷注入障壁は、有機半導体デバイスの性能を左右する重要なパラメータの一つである。我々は、蓄積電荷測定(ACM 法)を用いて有機半導体/金属界面の電荷注入障壁を直接的に決定する実験方法を開発している。今回の発表では、改良した実験手法を用いて、Au/C₈-BTBT 界面における正孔注入障壁測定を行った結果について報告する。

【測定原理】ACM は、 V_{off} で定義される固定電圧と、 V_a で定義される三角波電圧により、有機層に蓄積された電荷量変化(ΔQ)と有機層内部の電圧変化(V_{os})を求め、それらのプロットの立ち上がりから電荷注入障壁を決定する手法である。初期に行われた電荷注入障壁測定の実験では、 $V_{off} > 0$, $V_a > 0$ で正孔が注入される時の V_{os} から、電荷注入障壁を求めている [1]。この実験法では注入障壁が大きいときに、決定するのが難しくなるという問題があった。そこで、今回の実験では $V_{off} \gg 0$ で予め正孔を注入した状態から、負の三角波電圧 $V_a < 0$ を印加し、電荷が抽出される際の内部電圧から電荷注入障壁を見積もる新しい手法により実験を行った。この手法は初期の手法と比べ、必要とする印加電圧を小さくすることができ、また有機層内のトラップによる影響も抑えることもできる。

【試料構造】Fig. 1 に試料の素子構造を示す。熱酸化処理を施した n 型シリコン基板の表面にテトラテトラコンタン(TTC)(15 nm)を

成膜し、その後、C₈-BTBT(30 nm~40 nm)と Au(30 nm)を順に真空蒸着した。

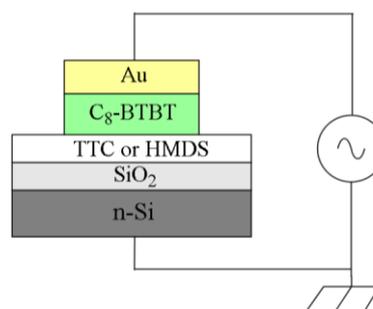
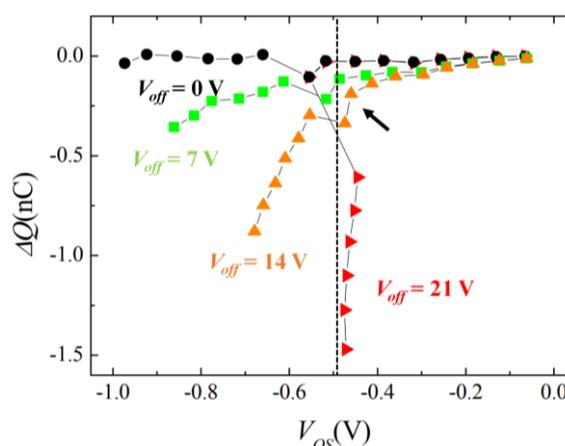


Fig.1 Schematic of the sample.

【結果・考察】Fig.2 に実験結果を示す。実験結果より V_{off} に依存せず、 $V_a < -0.5$ で正孔が抽出されていることが分かる。この手法で求められる電荷注入障壁は、熱励起の影響により 0.1 eV 程度小さくなることを考慮すると、Au/C₈-BTBT 界面の電荷注入障壁として、(0.5+0.1 =) 0.6 eV が求められる。

Fig.2 ΔQ - V_{os} plot of accumulated charge measurement (ACM) for C₈-BTBT .

【参考文献】 [1] H. Tajima et al. *J. Phys. Chem. C*, 121, 14725 (2017).