

超高压活性化熱処理を施した Mg イオン注入 p-GaN MOS デバイスの電気特性に対する基板極性およびアクセプタ濃度の影響

Effects of Substrate Polarity and Acceptor Concentrations on Electrical Properties of p-GaN MOS Devices Fabricated by Mg-Implantation and Ultra-High-Pressure Annealing

阪大院工¹, 名大 未来材料・システム研究所²,
 ○溝端 秀聡¹, 和田 悠平¹, 野崎 幹人¹, 小林 拓真¹,
 細井 卓治¹, 加地 徹², 志村 考功¹, 渡部 平司¹

Osaka Univ.¹, Nagoya Univ. IMASS²,
 ○Hidetoshi Mizobata¹, Yuhei Wada¹, Mikito Nozaki¹, Takuma Kobayashi¹,
 Takuji Hosoi¹, Tetsu Kachi², Takayoshi Shimura¹, and Heiji Watanabe¹
 E-mail: mizobata@prec.eng.osaka-u.ac.jp

【はじめに】ワイドギャップ半導体である窒化ガリウム(GaN)を用いた MOS デバイスは、高出力かつ低損失な次世代パワーデバイスとして期待されているが、その実現には高品質な MOS 構造の形成が不可欠である。GaN MOS 界面の価電子帯近傍には欠陥が多く存在し、これにより MOS キャパシタにおいて酸化膜容量(C_{ox})までの正孔蓄積が見られないことが問題となっている[1]。以前に我々は、超高压活性化熱処理(UHPA)を施した高濃度 Mg イオン注入 Ga 極性 GaN(Mg 濃度: $3 \times 10^{18} \text{ cm}^{-3}$)上に形成した MOS デバイスの電気特性について報告した[2,3]。MOS 界面への正孔蓄積の観測に成功する一方で、MOS 界面近傍での正孔移動度が極めて低いことを明らかにした。本研究では、UHPA を施した Mg イオン注入 GaN 上に形成した GaN MOS デバイスにおいて、その電気特性に対する基板極性(Ga 極性面および N 極性面)およびアクセプタ濃度(N_A)の影響について調べたので報告する。

【実験方法と結果】HVPE 成長させた N 極性 n-GaN 基板(ドナー濃度: $1 \times 10^{17} \text{ cm}^{-3}$)を HF 洗浄後、チャネリング条件で Mg/N イオンの連続注入を行った。イオン注入後、Mg 活性化のために保護膜なしで UHPA(1 GPa, 1400°C)を 5 分間行ったのち、水素脱離のために大気圧 N_2 中 850°C で 60 分間の熱処理を施した。ゲート酸化膜として SiO_2 を PECVD により約 20 nm 成膜後、表面電極として Pd、裏面電極として Al を真空蒸着することで MOS キャパシタを作製した。Fig. 1(a)に、 N_A の異なる p-MOS キャパシタの $C-V$ 曲線を示す。比較として、Ga 極性 p-MOS キャパシタの $C-V$ 曲線を Fig. 1(b)に示す。N 極性面の高 N_A 試料(Fig. 1(a), 青線)では、大きいヒステリシスおよび C_{ox} よりもわずかに低い最大容量を観測した。Ga 極性面の高 N_A 試料(Fig. 1(b), 青線)では、ヒステリシスは微小かつ C_{ox} までの正孔蓄積が見られたことから、N 極性面上の MOS 界面は Ga 極性面よりも多くの欠陥を含むことが示唆される。次に、低 N_A 試料(Fig. 1(a,b), 赤線)では基板の極性に関わらず、最大容量は C_{ox} よりも著しく低い値を示した。したがって、低 N_A の場合は GaN MOS 界面での正孔捕獲が顕著である。正孔蓄積が見られた高 N_A 試料の MOS 界面における正孔伝導について調べるため、P チャネル MOSFET(pFET)の電気特性についても評価した。N 極性 GaN 上に作製した pFET の $C-V$ 特性を Fig. 1(c)に示す。ゲートに負バイアスを印加してもチャネル領域での正孔蓄積による反転容量は全く見られず、正バイアス印加時の電子蓄積のみが観測された。このことから、Ga 極性面と同様に[3]、N 極性面においても GaN MOS 界面での正孔伝導は極めて困難であることが示唆される。すなわち、N 極性基板を用いても GaN MOS 界面での正孔移動度の改善は見られないことが明らかとなった。

【謝辞】本研究は、文部科学省「革新的パワーエレクトロニクス創出基盤技術研究開発」事業(JPJ009777)および科研費(19H00767)の助成を受けた。

【参考文献】[1] T. Yamada *et al.*, JSAP Autumn Meeting, 19p-CE-10 (2018). [2] Y. Wada *et al.*, JSAP Autumn Meeting, 12p-N305-5 (2021). [3] Y. Wada *et al.*, JSAP Autumn Meeting, 12p-N305-6 (2021).

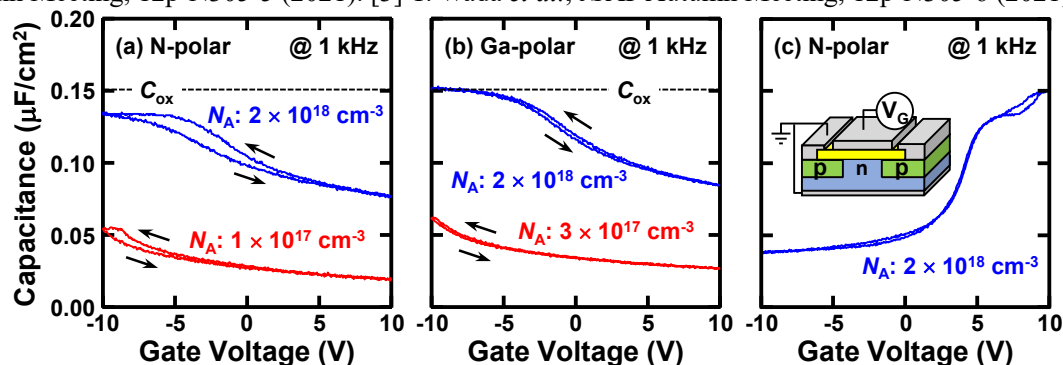


Fig. 1. $C-V$ curves of SiO_2 /p-GaN MOS capacitors fabricated on (a) N-polar and (b) Ga-polar GaN substrates by Mg-implantation and UHPA. The acceptor concentrations (N_A) were evaluated from $1/C^2-V$ plots. (c) $C-V$ curves obtained from p-channel MOSFET fabricated on the N-polar GaN substrate as shown in the inset.