

# 超高压アニールを施した AlSiO/n-GaN MOS 構造の特性評価

## Characterization of AlSiO/n-GaN MOS Structures with Ultra-high-pressure Annealing

名大院工<sup>1</sup>, 名大未来研<sup>2</sup>

○常角智也<sup>1</sup>, 兼近将一<sup>2</sup>, 加地徹<sup>2</sup>, 須田淳<sup>1,2</sup>

Nagoya Univ.<sup>1</sup>, IMaSS, Nagoya Univ.<sup>2</sup>

°Tomoya Tokozumi<sup>1</sup>, Masakazu Kanechika<sup>2</sup>, Tetsu Kachi<sup>2</sup>, Jun Suda<sup>1,2</sup>

E-mail: tokozumi.tomoya.d7@s.mail.nagoya-u.ac.jp

高耐压かつ低損失な次世代パワーデバイスとして GaN 縦型 MOSFET が期待されている。GaN MOS 構造の絶縁膜として、Al<sub>2</sub>O<sub>3</sub> と SiO<sub>2</sub> の混合膜である AlSiO が近年注目されている<sup>[1]</sup>。絶縁膜堆積後に post deposition anneal (PDA)が必要となるが、従来の高温 PDA(~950°C)では絶縁膜中に Ga が拡散し絶縁膜リーク源となり、さらに界面に GaO<sub>x</sub> 中間層が形成されるという問題点があった<sup>[2]</sup>。本研究では、低温のまま膜中欠陥を除去しうる PDA 手法として、超高压アニール(UHPA)処理の検討を行ったので報告する。

HVPE 成長自立 n-GaN 基板上に MOVPE 法により n-GaN(実効ドナー濃度  $1.4 \times 10^{16} \text{ cm}^{-3}$ )を成長した試料を用意した。ALD 法により AlSiO (SiO<sub>2</sub> 組成比 21%)を 40 nm 堆積後、各条件で PDA を行い、試料表面に Al 電極、裏面に Ti/Al/Ni 電極を形成した。PDA 処理は 300°C, 300 MPa の UHPA 条件と 950°C, 常圧の従来条件で行った。それぞれの試料に対して C-V 測定、I-V 測定、SIMS による Ga 濃度分析、断面 TEM 観察を行った。

Fig. 1 に C-V 測定結果を示す。(a)常圧、(b) UHPA とともに 1~100 kHz の範囲で周波数分散は見られなかった。100 kHz におけるヒステリシス電圧は常圧が 150 mV、UHPA が 40 mV であった。また UHPA の C-V 曲線の形状は理想曲線を水平方向にシフトしたものとほぼ重なる。UHPA を施した MOS 構造の界面特性は良好であり、UHPA による低温 PDA は AlSiO/GaN MOS 構造に効果があることが確認された。

Fig. 2 に SIMS による Ga 濃度分布を示す。常圧試料では高温アニールの影響で  $10^{20} \text{ cm}^{-3}$  程度の均一な高濃度 Ga 分布が確認されるが、UHPA 試料は検出限界である  $10^{16} \text{ cm}^{-3}$  程度に抑えられている。なお、表面付近でやや濃度が上昇しているのは、SIMS 分析時に付着した表面吸着物の影響だと考えられる。これにより 300 MPa という非常に高い圧力をかけた状態であっても 300 °C 程度のアニールであれば Ga 拡散は促進されないことが明らかになった。

【謝辞】本研究は、文部科学省 革新的パワーエレクトロニクス創出基盤技術研究開発事業 JPJ009777 の助成を受けたものです。

### 【参考文献】

[1] D. Kikuta, *et al.*, Appl. Phys. Express **13**, 026504(2020).

[2] T. Yamada *et al.*, Appl. Phys. Express **11**, 015701(2018).

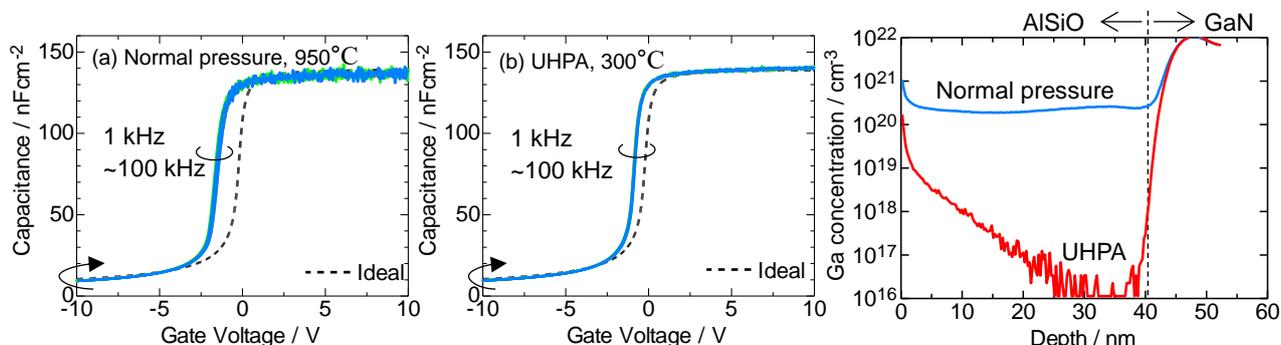


Fig. 1. Bidirectional C-V curves of AlSiO/n-GaN MOS capacitors annealed by (a) normal pressure and (b)UHPA.

Fig. 2. Ga concentration obtained by SIMS.