

照射光の波長と測定温度による C-V 特性の違いを利用した SiC MOS 界面近傍の深い準位の評価 Characterization of deep trap profiles in near-interface oxide of SiC MOS interfaces using various irradiated light wavelengths and measurement temperatures

東京大学大学院工学系研究科 マテリアル工学専攻 [○]長谷川 凛平, 喜多 浩之

Department of Materials Engineering, The University of Tokyo, [○]Rimpei Hasegawa and Koji Kita

E-mail: hasegawa@scio.t.u-tokyo.ac.jp

[緒言] ワイドギャップ半導体の MOS 界面には、通常の C-V 測定や界面準位密度 D_{it} 測定だけでは正しく検出できていない欠陥準位、例えば MOS キャパシタへのゲート電圧変化だけでは応答しないままに存在しているエネルギー的に深い準位が存在している可能性がある。本研究では、深い準位の中でも特に、界面から空間的に離れてゲート絶縁膜中に存在する捕獲準位(NIT)の評価手法の検討を目的とする。NIT はエネルギー分布と、空間的な分布を区分けして評価すべきものである。そこで空乏バイアス下での光照射による C-V 曲線の変化から電荷捕獲量を推定する photo-assisted C-V 測定[1]を、照射する単色光の波長を連続的に変えることで応答する捕獲準位のエネルギー範囲を変化させ(Fig. 1), エネルギー分布を評価した。また測定温度が低温となると NIT の捕獲時定数が急速に増大し[2], 空間的に界面から遠い領域に存在する捕獲準位が応答しなくなる性質を利用して空間分布の推定も行った。

[実験] p 型と n 型の 4H-SiC(0001)基板 (p 型エピ膜ドープ濃度: $1.3 \times 10^{16} \text{cm}^{-3}$, n 型エピ膜: $1.1 \times 10^{16} \text{cm}^{-3}$) 上に MOS キャパシタを作成した。1300°Cでドライ酸化を行った後、NO/N₂ = 2/1 の雰囲気中 1150°C, 8hr のアニール (NO-POA), または、H₂O/O₂ = 9/1 の雰囲気中 800°C, 8hr のアニール (wet-POA) のいずれかの処理の後、ゲート電極として Au を蒸着した。High-Low 法 (1MHz-1kHz) で推定した D_{it} は p 型, n 型ともバンド端から 0.2eV~0.5eV の範囲で $10^{11} \text{cm}^{-2} \text{eV}^{-1}$ 台に抑制されており、POA 条件による違いは小さいことに留意されたい。室温 (300 K) および低温 (173 K 及び 223 K) において周波数 1 MHz の photo-assisted C-V 測定を行い、スイープ速度 ~100 mV/s における最大ヒステリシス幅 ΔV_{hys} から、光照射に応答する電荷密度 $Q (=C_{ox} \Delta V_{hys})$ を決定した。光に応答する捕獲準位のエネルギー範囲は、照射光の波長 λ によって変化することから、バンドギャップ以下の光子エネルギー $\varepsilon = h/\lambda$ を $\Delta\varepsilon$ だけ変化させたときの応答電荷量の変化率 ($\Delta Q/\Delta\varepsilon$) から、実効的な捕獲準位密度 ($\text{cm}^{-2} \text{eV}^{-1}$) を $D_{eff} = \Delta Q/q\Delta\varepsilon$ で定義して算出した。

[結果及び考察] 図1に (a) NO-POA と (b) wet-POA のそれぞれについて p 型と n 型の両方の基板のサンプルで観察された D_{eff} のエネルギー分布を示す。室温での測定についてみると、両バンド端から 1 eV 程度に高い密度の深い準位が検出されている。またミッドギャップ近傍において NO-POA では広いエネルギー範囲でゆるやかに分布が見られるのに対し、wet-POA では D_{eff} の検出限界以下まで低減されるという違いが明確である。次に、測定温度を低温とした場合に注目すると、空間的に界面から離れた位置に存在する準位が応答しなくなることで D_{eff} が減少する傾向がみられている。しかし、NO-POA の D_{eff} は 173 K と 300 K の違いは穏やかであり同じオーダーが検出されるのに対し、wet-POA の場合は低温では検出限界まで急減している。文献のトンネル時定数の決め方[2-3]を参考に NIT の界面からの距離に応じた捕獲時定数を概算してみたところ、C-V 測定のスイープ時間 ~100s で応答できる距離は、300 K では界面からおおよそ 1 nm 程度、173 K では数 Å の範囲である。つまり NO-POA では MOS 界面から約 1nm の領域で NIT が空間的にほぼ均一に分布しているのに対し、wet-POA では界面のごく近傍、数 Å 以内に存在する NIT が効率的に低減されていることを示唆している。以上のように、異なる POA プロセスで形成された MOS 界面に本手法を適用したところ、 D_{it} 評価だけでは違いの小さな界面であっても、NIT のエネルギー分布及び空間分布の違いが顕著に検出された。尚、本研究の一部は日本学術振興会 科研費の助成により行われた。[1] C. Mizue et al., JAP 50, 201001 (2011). [2] Y. Fujino and K. Kita, 120, 085710 (2016). [3] Y. Yuan et al., IEEE TED 59, 2100 (2012).

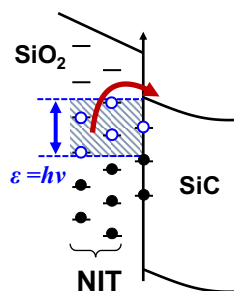


Fig.1 Energy region of NITs to be detected by a photo-assisted C-V (for n-substrate case). The open circles represent the trapped charges excited by photons with $\varepsilon=h\nu$, while the filled circles are those still occupying the sites.

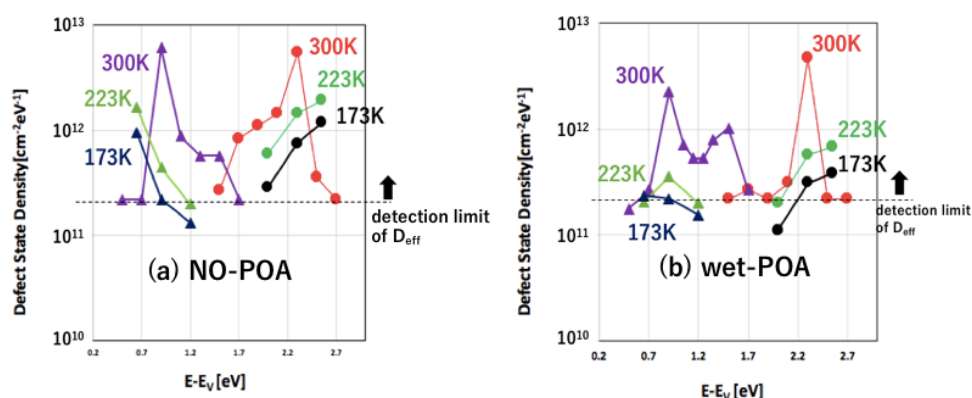


Fig.2 Energy distribution of D_{eff} detected at different temperatures: 300 K, 223 K, and 173 K for the samples fabricated with (a) NO-POA and (b) wet-POA.