

二次元材料を集積回路に！

Introducing 2D Layered Materials into LSI World!

産総研¹, 東大², 東北大³, 東工大⁴, 広大⁵, 筑波大⁶, 科学技術振興機構⁷

○松木 武雄¹, 長汐 晃輔², 吹留 博一³, 若林 整⁴, 飯塚 貴弘⁵

蓮沼 隆⁶, 曾根 純一⁷

AIST¹, The Univ. of Tokyo², Tohoku Univ.³, Tokyo Inst. of Tech.⁴, Hiroshima Univ.⁵,

Univ. of Tsukuba⁶, JST⁷

○Takeo Matsuki¹, Kosuke Nagashio², Hirokazu Fukidome³, Hitoshi Wakabayashi⁴, Takahiro Iizuka⁵,

Ryu Hasunuma⁶, Junichi Sone⁷

E-mail: takeo-matsuki@aist.go.jp

3次元方向の積層技術も含めて、シリコン集積回路の集積化は現在進行形であり、技術世代として2nm程度までは技術ロードマップが示されている。一方、更なる集積回路素子の微細化・集積化にむけた半導体材料として、2次元層状物質が提案されている。しかし、その集積回路素子化技術は、社会実装される域に達していない。本パネルディスカッションでは、2次元層状物質の集積回路素子化に向けた材料・集積化・回路化技術研究の過去、現在・課題、そして未来を材料研究からコンパクトモデルなど多様な見地から議論します。