

2次元半導体トランジスタにおけるコンタクト、チャネル領域の役割

Role of the contact and channel regions in two-dimensional semiconductor transistors

産総研¹, コロンビア大² [○]植田暁子¹, Ankur Nipane², James T. Teherani²

AIST¹, Columbia Univ.²

E-mail: ueda-akiko@jsap.or.jp

2次元層状物質をチャネル材料に用いたトランジスタはポストシリコンの次世代トランジスタとして注目されている。MoS₂やWSe₂などの遷移金属ダイカルコゲナイドトランジスタの電極は通常、層の面上に接合しており、多くの場合コンタクトはショットキー障壁を形成する。トランジスタの特性向上のためには、ショットキー抵抗を抑えることが1つの課題になっている。そのため、ショットキー障壁におけるトンネル電流の流れ方やショットキー障壁の高さなどが詳しく調べられている。ショットキーコンタクトの2次元半導体トランジスタでは、サブスレド領域ではコンタクトが、飽和領域ではチャネルが電流を制限すると考えられている。したがって、実験におけるショットキー障壁の高さの見積もりは、サブスレド領域でのショットキー電流を仮定したアレニウスプロットを用いて導出されてきた。

コンタクト抵抗とチャネル抵抗の伝導特性への影響を調べるために、バックゲート型のMoS₂トランジスタ(図1の挿入図)について、電流モデルを用いたload-line解析とドリフト拡散法によるデバイスシミュレーションを行った[1]。ショットキー障壁の高さとして300 meV、チャネルの長さとして、50 nm, 100 nm, 200 nmを仮定した。図1の示すように、サブスレド領域で電流がチャネルの長さに依存し、飽和領域では電流がチャネルの長さに依存しない。この結果は、サブスレド領域ではチャネルが、飽和領域ではコンタクトが電流を制限することを示している。この新しい解釈により、実験のアレニウスプロットによるショットキー障壁の高さの導出は実際の障壁の高さより過少に見積もっており、長チャネルになるほどそのずれが大きいことを明らかにした(図2)。

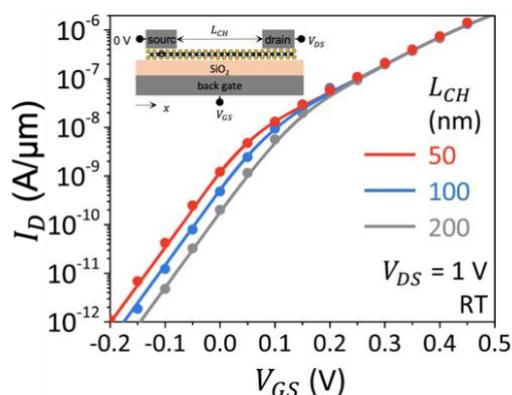


図1 ドレイン電流のチャネル依存性
(挿入図: デバイス構造の模式図)

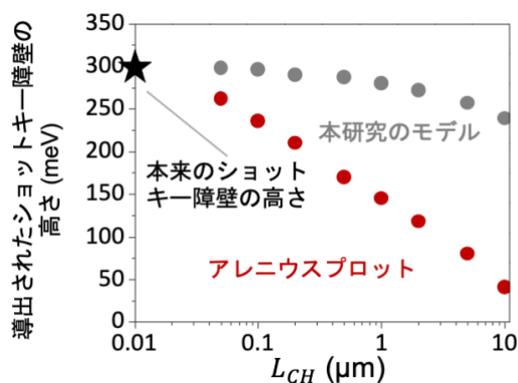


図2 アレニウスプロットと本研究のモデルを用いたショットキー障壁の導出 (実際の障壁の高さは300 meV)

[1] A. Nipane, J. T. Teherani, and A. Ueda, Applied Physics Express, Vol. 14, 044003 (2021).