

固相エピタキシャル成長法によるPドーピング $\text{Si}_{1-x}\text{Sn}_x$ 薄膜の形成 Solid Phase Epitaxy of P-doped $\text{Si}_{1-x}\text{Sn}_x$ Thin Films

○(B)大岩樹¹, 黒澤昌志², 中塚理^{2,3},

(1. 名大工, 2. 名大院工, 3. 名大未来研)

○Tatsuki Oiwa¹, Masashi Kurosawa¹, and Osamu Nakatsuka^{1,2}

(1. Sch. of Eng., Nagoya Univ., 2. Grad. Sch. of Eng., Nagoya Univ., 3. IMaSS, Nagoya Univ.)

E-mail: oiwa.tatsuki.t6@s.mail.nagoya-u.ac.jp, kurosawa@nagoya-u.ac.jp

[はじめに] Si チップ上への混載可能な新規熱電変換材料として, 我々は $\text{Si}_{1-x}\text{Sn}_x$ に着目している. 固溶限 (0.1%) を超える Sn 添加を達成すれば, 理論的には熱伝導率が大幅に低減する (Sn=2% の添加で Si の約 1/15) [1]. これまでに, 化学気相成長法[2], 分子線エピタキシー法[3,4], 固相成長法[5-7]など薄膜形成に関して多数の進展がある一方, デバイス応用上重要なドーピング技術[7]の報告例は極めて少ない. 今回, 固相エピタキシャル成長法を用いた $\text{Si}_{1-x}\text{Sn}_x$ 薄膜の形成ならびにドーピング濃度制御に取り組んだので報告する.

[実験方法] 表面清浄化した高抵抗 Si (001) 基板上に, RF スパッタリング法を用いて, $\text{Si}_{1-x}\text{Sn}_x$ 薄膜 (設計 Sn 組成: 3%, 膜厚: 100 nm, 堆積レート: 0.46 Å/s, 基板温度: 400°C) を形成した. P のドーピングにはイオン注入法 (加速電圧: 25 kV, ドーズ: 5×10^{13} – 1.5×10^{15} cm⁻²) を用いた. 非晶質化した $\text{Si}_{1-x}\text{Sn}_x$ 薄膜を結晶回復させるため, 窒素雰囲気中で熱処理 (T_a = 600–800°C, 1 min) を行った.

[実験結果] イオン注入前の $\text{Si}_{1-x}\text{Sn}_x$ 薄膜から得られた X 線回折 2 次元逆格子空間マッピング (XRD-2DRSM) を Fig. 1 に示す. $\text{Si}_{1-x}\text{Sn}_x$ $\bar{2}24$ 回折ピーク位置より, Sn 組成: 1.7%, 歪緩和率: 43% と見積もられた. 活性化熱処理後の格子置換位置 Sn 組成は, イオン注入前より若干減少した (1.1–1.3%) ものの固相エピタキシャル成長を示唆する結果が得られた. また, Hall 効果測定からは薄膜の n 型伝導が示唆された. 各試料の抵抗率の Hall 電子濃度依存性を Fig. 2 に示す. 図中の破線はバルク n-Si の値を示す. 設計通り, 10^{18} – 10^{20} cm⁻³ の範囲で電子濃度を制御することに成功した. 当日の講演では, 分子線エピタキシー法[4]との比較も交え議論を行う予定である.

[謝辞] 本研究の一部は, JSPS 科研費 (20H05188, 21H01366) および東京工業大学科学技術創成研究院フロンティア材料研究所共同利用研究助成により実施されました.

[参考文献] [1] S. N. Khatami *et al.*, Appl. Phys. Rev. **6**, 014015 (2016). [2] J. Tolle *et al.*, Appl. Phys. Lett. **89**, 231924 (2006). [3] K. S. Min and H. A. Atwater, Appl. Phys. Lett. **72**, 1884 (1998). [4] 丹下ら, 電子デバイス界面テクノロジー研究会 (第 25 回), pp. 125-128 (2020). [5] M. Kurosawa *et al.*, Appl. Phys. Lett. **111**, 192106 (2017). [6] M. Kurosawa *et al.*, Appl. Phys. Lett. **106**, 171908 (2015). [7] M. Kurosawa *et al.*, Jpn. J. Appl. Phys. **58**, SAAD02 (2019).

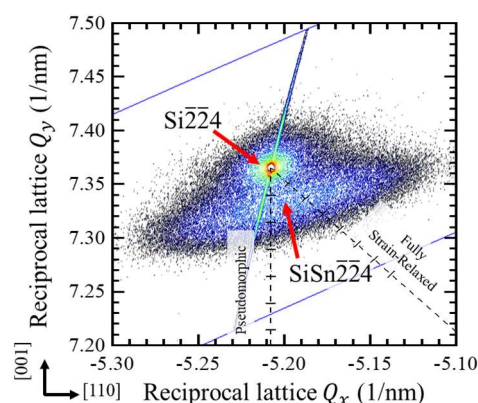


Fig.1 XRD-2DRSM around the Si 224 reciprocal lattice point in the $\text{Si}_{1-x}\text{Sn}_x$ epitaxial layer grown on Si(001) substrate by RF sputtering.

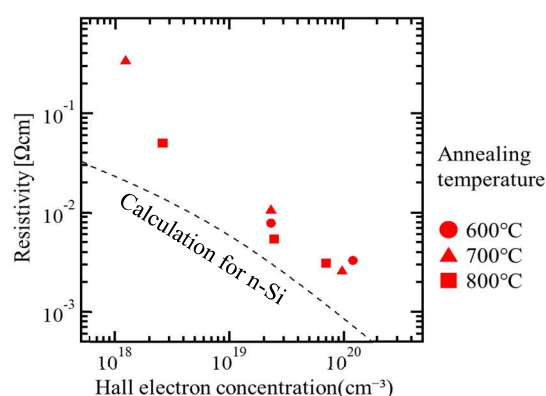


Fig. 2 Resistivity of the P-doped $\text{Si}_{1-x}\text{Sn}_x$ layers as a function of the Hall electron concentration.