

Si_{1-x}Ge_x バッファ上における Si_{1-x}Sn_x 薄膜の結晶成長 Crystal growth of Si_{1-x}Sn_x layers on Si_{1-x}Ge_x buffers

○藤本一彰¹, 黒澤昌志¹, 中塚理^{1,2}

(1. 名大院工, 2. 名大未来研)

○Kazuaki Fujimoto¹, Masashi Kurosawa¹, and Osamu Nakatsuka^{1,2}

(1. Grad. Sch. of Eng., Nagoya Univ., 2. IMASS, Nagoya Univ.,)

E-mail: kurosawa@nagoya-u.jp

[はじめに] シリコンスズ(Si_{1-x}Sn_x)は、Sn 原子導入による熱伝導率の大幅低減(Sn 組成 10%において Si の約 1/30)[1]が理論予測されており、熱電変換材料への応用が期待されている。Si 中の Sn の平衡固溶限は 0.1%と極めて低いが、我々は分子線エピタキシー(MBE)法を用いることで、Si 基板に格子整合した Si_{0.94}Sn_{0.06} 薄膜のエピタキシャル成長に成功している[2]。更なる高 Sn 組成化には、固相エピタキシー法[3]と同様、Si よりも大きな格子定数を有する下地層を用いることが望ましいと考えた。今回、Sn 組成 10%の Si_{1-x}Sn_xと格子整合する Ge 組成 47%の歪緩和シリコンゲルマニウム(Si_{1-y}Ge_y)バッファ層上への MBE 成長を検討したので報告する。

[実験方法および結果] Si(001)基板上に Si_{1-y}Ge_y 薄膜(設計 Ge 組成:47%、膜厚:50 nm、基板温度:500 °C)および Si_{1-x}Sn_x 薄膜(設計 Sn 組成:10%、膜厚:15~38 nm、基板温度(T_s):250~300 °C)を MBE 法により連続堆積した。反射高速電子線回折パターンをその場観察し、非晶質化を示唆するハローパターンになる直前で Si_{1-x}Sn_x 薄膜の堆積を終了した。その結果、T_s = 250 °C の試料に比べ、T_s = 300 °C の試料では2倍程度の膜厚までエピタキシャル成長できることが判明した。T_s = 300 °C の試料の X 線回折2次元逆格子空間マップ(XRD-2DRSM)の結果を Fig. 1 に示す。完全歪緩和(Strain-relaxed)を示す

右下がりの破線上の Q_y = 7.23 nm⁻¹ および Q_y = 7.22 nm⁻¹ 付近に観測された回折ピークは、それぞれ Si_{1-y}Ge_y 薄膜および Si_{1-x}Sn_x 薄膜由来と考えられる。つまり、歪緩和した Si_{0.59}Ge_{0.41} および Si_{0.90}Sn_{0.10} 薄膜のエピタキシャル成長を確認できた。加えて、顕微ラマン分光測定(Fig. 2)からも、Si_{1-y}Ge_y および Si_{1-x}Sn_x 由来の Si-Si ピークがそれぞれ 495 cm⁻¹ および 510 cm⁻¹ 付近に観測された。今回、Si_{1-y}Ge_y バッファ層の活用によって、Sn 析出を抑制できた結果、設計通りの高い組成の Sn 導入を達成した。当日の講演では、Si 基板上 Si_{1-x}Sn_x 薄膜の先行研究[2]の結果も交え、この要因を考察するとともに、MBE 法による格子置換位置 Sn 組成増大の方策を議論する予定である。

[謝辞] 本研究の一部は、JSPS 科研費(19K21971, 20H05188, 21H01366)、JST-CREST(JPMJCR19Q5)により行われました。

[参考文献] [1] S. N. Khatami and Z. Aksamiji, Phys. Rev. Appl. **6**, 014015 (2016). [2] 丹下ら, 電子デバイス界面テクノロジー研究会 (2020). [3] M. Kurosawa *et al.*, Appl. Phys. Lett. **111**, 192106 (2017).

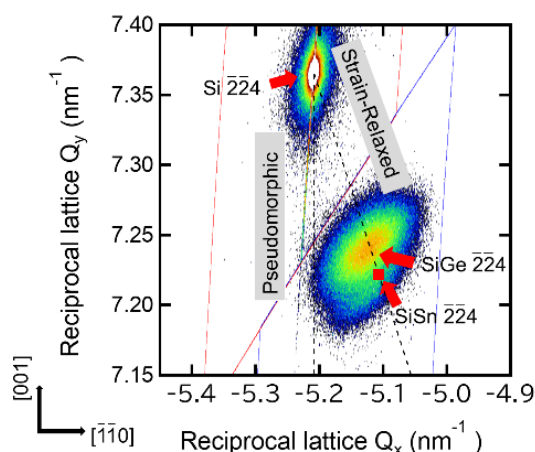


Fig. 1 XRD 2DRSM results around the Si $\bar{2}24$ reciprocal lattice obtained from the Si_{1-x}Sn_x layer grown on Si_{1-y}Ge_y buffer/Si(001) at 300 °C.

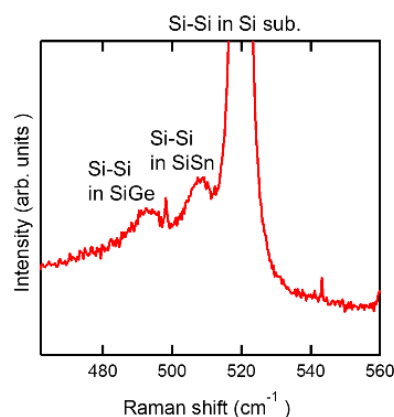


Fig. 2 Raman spectra obtained from the Si_{1-x}Sn_x layer grown on Si_{1-y}Ge_y buffer/Si(001) at 300 °C.