## 超伝導ソースドレインを有する 2DHG ダイヤモンド MOSFET の低温動作 Low Temperature Operation of 2DHG Diamond FET with Superconducting Source and Drain 早大理工<sup>1</sup>、物質・材料研究機構<sup>2</sup>、早大材研<sup>3</sup><sup>(C)</sup>(B)若林 千幸<sup>1</sup>、高橋 泰裕<sup>1</sup>、 太田 康介<sup>1</sup>、新倉 直弥<sup>1</sup>、荒井 雅一<sup>1</sup>、蔭浦 泰資<sup>1,2</sup>、高野 義彦<sup>2</sup>、立木 実<sup>2</sup>、 大井 修一<sup>2</sup>、有沢 俊一<sup>2</sup>、川原田 洋<sup>1,3</sup>

Waseda Univ.<sup>1</sup>, NIMS<sup>2</sup>, Kagami Memorial Research Institute for Materials Science and Technology <sup>3</sup> <sup>o</sup>Chiyuki Wakabayashi<sup>1</sup>, Yasuhiro Takahashi<sup>1</sup>,Kosuke Ota<sup>1</sup>, Naoya Niikura<sup>1</sup>, Masakazu Arai<sup>1</sup>, Taisuke Kageura<sup>1,2</sup>, Yoshihiko Takano<sup>2</sup>, Minoru Tachiki<sup>2</sup>, Shuuichi Ooi<sup>2</sup>, Shunichi Arisawa<sup>2</sup>, Hiroshi Kawarada<sup>1,3</sup>

E-mail: <u>cw-wakaba@fuji.waseda.jp</u>

超伝導ソースドレインと半導体チャネルによって構成される超伝導 FET では、超伝導電極から半 導体中への超伝導波動関数のしみだしをゲート電界によって制御することで、半導体中を流れる超 伝導電流をコントロール可能で、超高速かつ低消費電力でのトランジスタ動作を実現できる。また、 超伝導 FET は極低温で動作する量子コンピュータと組み合わせて量子コンピュータの制御や量子 ビットの呼び出しへの応用が考えられる。ワイドギャップ半導体として知られるダイヤモンドは、 ボロン濃度 1.0×10<sup>22</sup> cm<sup>3</sup> で液体ヘリウム温度 4.2 K を上回る超伝導転移温度 T<sub>c</sub> = 10 K を示す超伝 導材料でもあり<sup>[1]</sup>、他材料では不可能であった単一材料による半導体と超伝導体のハイブリッドデ バイスを作製することが可能である。また、電極の一部として(100)超伝導ダイヤモンド(T<sub>c</sub>=4.6 K<sup>[2]</sup>) を採用し、Si 終端により誘起される二次元正孔ガス(2DHG)を半導体チャネルに用いたダイヤモン ドMOSFET では、10 K においてトランジスタ動作が実証されており、ダイヤモンド 2DHG は 10 K

未満のより低い温度環境下でも半導体チャネルとしての応用が 十分期待できる。以上の背景により、ダイヤモンドは超伝導 FET への応用に適していると考えられる。そこで本研究では、ソー スドレイン電極に(111)超伝導ボロンドープダイヤモンド(*T*。= 10 K)、チャネルに水素終端ダイヤモンドによる 2DHG を使用 し、チャネル長をサブミクロンスケールに微細化したダイヤモ ンド MOSFET の極低温環境下における FET 動作を評価するこ とで、ダイヤモンド超伝導 FET の実現可能性について検討を行 った。

作製したデバイスの断面図を Fig.1 に示す。作製プロセスと しては、(111)ダイヤモンド基板上に、エッチングとボロンドー プダイヤモンド成膜用のマスクとして大枠のパターンをフォト リソグラフィ、ソースードレイン間の微細なパターンを電子線 描画によって形成し、Ti/Au を蒸着した。リフトオフ後、誘導結 合型反応性イオンエッチングの O<sub>2</sub> プラズマによってダイヤモ ンド表面を 75 nm エッチングし、その後、マイクロ波プラズマ 化学気相堆積法によって電極として用いるボロンドープダイヤ モンドの選択成長を行った。成膜後、Ti/Au マスクを除去し、 2DHG 形成のため、表面の水素終端化した。その後、レジスト でアクティブ領域を保護し、アクティブ領域以外の表面を酸素 終端化することによって個々の FET を電気的に分離した。そし て、原子層堆積法によって、Al<sub>2</sub>O<sub>3</sub>をゲート絶縁層として 100 nm 成膜し、ゲート電極をフォトリソグラフィでパターニングし、 電子線蒸着装置によって Al を 130 nm 蒸着した。デバイスサイ







Fig.2 Optical image of MOSFETs

ズはチャネル長  $L_{SD}$  = 200,500 nm、ゲート幅  $W_{G}$  = 25,100  $\mu$ m とした全面オーバーラップゲート構造 である。以上のプロセスにより作製した MOSFET の光学顕微鏡写真を Fig.2 に示す。このデバイス について、1.6 K までの極低温環境下において、ゲート電圧  $V_{GS}$  を変化させながら  $I_{DS}$ - $V_{DS}$  特性の測 定を行う。これにより、作製した MOSFET の極低温環境下での動作を確認するとともに、超伝導 FET としての動作が可能か確認を行う。

[謝辞]本研究の一部は、物質・材料研究機構(NIMS)の NIMS 連携拠点推進制度、及び文部科学省「ナノテクノロジ ープラットフォーム」事業(課題番号:JPMXP09F21NM0036)の支援を受けて実施されました。

[1] T. Kageura, H. Kawarada et al., Diamond and Related Materials 90 (2018) 181.

[2] A. Kawano, H. Kawarada et al., Phys.Rev. B 82, 085318 (2010)