HMDS-CVD による TSV 絶縁層の低温形成技術の検討
Low-temperature deposition of SiO_2 TSV liner by using HMDS-CVD

°田中 文悟 [1]、大西 青葉 [2]、番場 崚太郎 [1]、木野 久志 [2]、福島 誉史 [2,3]、田中 徹 [2,3]
(1. 東北大学工、2. 東北大院医工、3. 東北大院工)
°Bungo Tanaka[1], Aoba Onishi[2], Ryotaro Bamba[1], Hisashi Kino[2],
Takafumi Fukushima[2,3], and Tetsu Tanaka[2,3]
(School of Engineering[1], Graduate School of Biomedical Engineering[2],
Graduate School of Engineering[3], Tohoku Univ.)
E-mail: link@lbc.mech.tohoku.ac.jp

1. 背景

素子の微細化に依存しない IC の高性能化手法として三次元方向に回路を積層する三次元集積回路(3D-IC)が注目されている。三次元集積化の方式の中でチップを一括でウェハ上にアセンブリする Multichip-to-Wafer (MC2W)プロセスは Wafer-to-Wafer プロセスや Chip-to-Chip プロセスと比較して、異種サイズのチップ集積が可能であり、かつ高い歩留まりと生産性を実現できることから、活発な研究開発が進められている。MC2W プロセスはウェハ上に仮接着された複数のチップに TSV を一括形成することにより実現される[1]。しかし MC2W における TSV 形成にはいくつかの問題が存在し、中でも 200 ℃以上の高い堆積温度による絶縁層の形成は、熱膨張率の大きい接着剤に起因したチップやウェハの反りや剥離の原因となる。そのため、絶縁層の堆積プロセスの低温下が強く求められている。

近年、OER (Ozone-Ethylene Radical generation)-CVD と呼ばれる高濃度 O_3 ガスを用いた低温での SiO_2 堆積法が開発されている。O_3 ガスは室温でも有機シリコン原料ガスと高い反応性を示し、特に低温でのガス化が容易な HMDS を用いる OER-HMDS-CVD では膜中の OH 含有量が少ない良質な SiO_2 膜を堆積できることが報告されている[2]。

そこで、本研究では TSV 形成プロセスの低温下を目的とし、TSV の絶縁層形成プロセスへの OER-HMDS-CVD の適用を検討した。

2. 実験方法

TSV 形成プロセスへの OER-HMDS-CVD の適用を検討するために、TSV 構造の金属-絶縁体-半導体（MIS）キャパシタを用いて、TSV の絶縁層としての特性を評価した。図 1 に TSV 構造を有する MIS キャパシタの作製工程を示す。

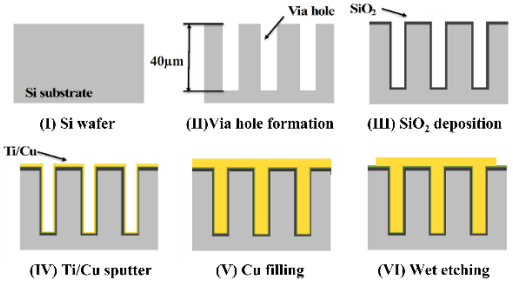

Fig. 1. Fabrication process of TSV-shaped MIS capacitor.

まず、ボッシュプロセスにより Si 基板にビアを形成した。次に、OER-HMDS-CVD により TSV の絶縁層である SiO_2 を堆積した。成膜温度は室温(R.T.)である。膜厚は 1.5 μm である。比較として OER-TEOS-CVD による SiO_2 の堆積も行った。次にバリアおよびシード層として Ti と Cu をスパッタリングにより堆積し、電解めっきを用いてビアホールに Cu を充填した。最後にウェットエッチングにより測定パッドを形成し、MIS キャパシタを作製した。OER-HMDS-CVD により成膜した SiO_2 の特性を評価するために、作製した MIS キャパシタの I-V 特性を測定した。

3. 実験結果及び考察

I-V 測定より得られた結果を図 2 に示す。室温(R.T.)で OER-HMDS-CVD および OER-TEOS-CVD により堆積した MIS キャパシタの印加電圧 1 V でのリーク電流はそれぞれ 71 pA、5.1 nA であった。OER-HMDS-CVD で堆積した SiO_2 は OER-TEOS-CVD で成膜した SiO_2 よりも低いリーク電流を示した。OER-TEOS-CVD で堆積した SiO_2 の膜厚は 1.4 μm であり、OER-HMDS-CVD で堆積した膜の方が約 7%厚いが、膜厚差以上のリーク電流の抑制が確認された。これらの結果から、OER-HMDS-CVD は MC2W プロセスにおいて有望な絶縁層形成手法の一つであると考えられる。

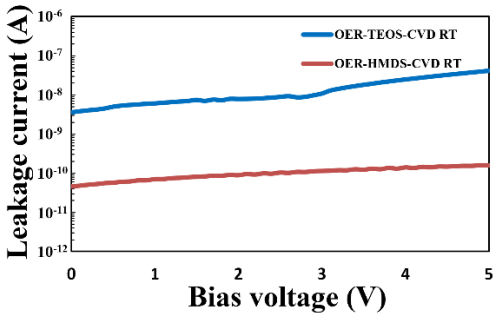

Fig. 2. I-V characteristics of TSV-shaped MIS capacitors with SiO_2 liners deposited by OER-HMDS-CVD and PE-TEOS-CVD at room temperature.

4. まとめ

TSV 形成プロセスの低温下のために、OER-HMDS-CVD による TSV 絶縁層の形成を検討した。OER-HMDS-CVD により室温で堆積した TSV 絶縁層は、従来の OER-TEOS-CVD で堆積した絶縁層と比較して低いリーク電流を示した。講演会ではより詳細な評価結果を詳説する。

謝辞

本研究は JSPS 科研費 21H04951 の助成を受けたものである。また、本研究は東京大学 VDEC 活動を通して、日本ケイデンス株式会社の協力で行われ、東北大学大学院工学研究科附属マイクロ・ナノマシニング研究教育センター、東北大学西澤潤一記念教育センターの施設を利用して行われたものである。

参考文献

[1] T. Fukushima *et al.*, *IEDM Tech. Dig.*, pp.985–988, 2007
[2] N. Tetsuya, *et al.*, *Journal of the Vacuum Society of Japan*, **vol. 48**, No.5, pp. 313-316, 2005.