

FeVWAl 薄膜/Si 基板複合構造の熱電特性に基板が与える影響

Thermoelectric Properties of FeVWAl Thin Film/Si Substrate Composite Structure

○石田 翔麻¹、上沼 睦典¹、前田俊光¹、浦岡 行治¹

NAIST¹, ○Shoma Ishida¹, Mutsunori Uenuma¹, Toshimitsu Maeda¹, Yukiharu Uraoka¹

E-mail: ishida.shoma.il1@ms.naist.jp, uenuma@ms.naist.jp

【背景】半導体プロセスで作製可能な薄膜型の熱電変換素子 (TEG) は、大量生産・大面積・低コストなどの利点を持つため、IoT デバイス用自立電源としての応用が期待できる。薄膜トランサース型素子では、十分な発電をするために出力因子 (PF) が 10 mW/mK^2 以上の材料であることが望ましい。しかし、現在使用できる既存薄膜材料では十分な PF は無く、薄膜 TEG の高性能化の実現において大きな制約となっている。一方、物理的要因は明らかにされていないが、Si 基板上に堆積した $\text{Fe}_2\text{V}_{0.8}\text{W}_{0.2}\text{Al}$ 薄膜は、 PF が 350 K 付近で約 50 mW/mK^2 を有することが報告されている[1]。このような超高 PF を有する薄膜構造が再現できれば、薄膜 TEG の高性能化が可能である。そこで、本研究では、FeVWAl 薄膜/Si 基板複合構造を作製し、Si 基板の物性値が複合構造の熱電特性に与える効果について評価した。

【実験方法】RF マグネトロンスパッタリング法を用いて、undoped Si ($>1000 \text{ } \Omega\text{cm}$) 基板と n-type Si ($0.3\sim1 \text{ } \Omega\text{cm}$) 基板上に FeVWAl を約 300 nm の厚さで堆積した。また、FeVWAl ターゲットの組成比は $2:0.8:0.2:1$ 、成膜時の基板温度は 650°C とした。ゼーベック係数と電気抵抗値は物理特性測定装置 (PPMS) を用いて、 $200\sim400 \text{ K}$ の温度領域で測定した。

【実験結果】undoped Si 基板を用いた場合、複合構造のゼーベック係数に温度依存性がみられないのに対して、n-type Si 基板を用いた複合構造の場合にはゼーベック係数に急峻な温度依存性が確認された (Fig.1 a)。この急峻な温度依存性挙動は、B. Hinterleitner らが報告した傾向と類似している[1]。一方、試料抵抗値には、両試料とも急峻な変化がみられなかった (Fig.1 b)。このことから、ゼーベック係数の増大には、薄膜/基板界面の電気抵抗の温度依存性が影響している可能性が示唆される。

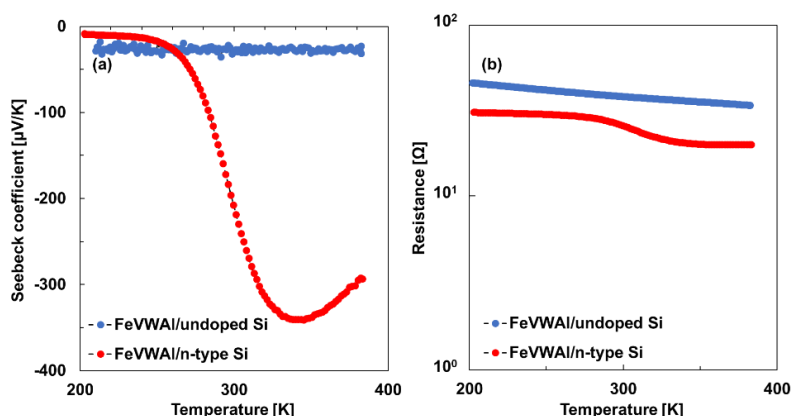


Fig.1 Temperature dependence of (a) seebeck coefficient, (b) resistance in FeVWAl thin-film/undoped or n-type Si substrate

【参考文献】 [1] B. Hinterleitner et al., *Nature* **576**, 87 (2019).