

SiC 相補型 JFET 論理ゲートの 350°C動作

SiC complementary JFET logic gate operation at 350 °C

京大院工 ○金子 光顕、中島 誠志、金 祺民、木本 恒暢

°Mitsuaki Kaneko, Masashi Nakajima, Qimin Jin, Tsunenobu Kimoto (Kyoto Univ.)

E-mail: kaneko@semicon.kuee.kyoto-u.ac.jp

SiC JFET は酸化膜をデバイス構造に使用しておらず、高温環境で動作可能な論理回路形成用の素子として有望視されている。著者らは、n チャネル JFET (nJFET) と pJFET を組み合わせた相補型 JFET (CJFET) による集積回路の作製を提案しており、イオン注入による nJFET および pJFET の同一基板上への作製とその 400°C 動作を報告した[1]。本研究では提案した構造の nJFET および pJFET を用いて相補型論理ゲートを実際に作製し、その高温動作が確認できたので報告する。

4H-SiC 高純度半絶縁性基板を使用した。作製した CJFET インバータの構造模式図および回路図を図 1 に示す。p 型および n 型領域は全てイオン注入で作製している。ゲートおよびチャンネルのドーピング密度は 5×10^{19} および $5 \times 10^{16} \text{ cm}^{-3}$ とした。イオン注入を行った後、1650°C、10 分の活性化アニールを行った。CJFET インバータを構成する pJFET および nJFET の閾値電圧は -0.63 および 0.61 V である。電源電圧は 1.4 V とした。

室温~350°C における CJFET インバータの伝達特性を図 2 に示す。いずれの温度でも良好なインバータ特性が得られている。室温~350°C における論理閾値電圧シフトは約 0.2 V と非常に小さく抑えられている。作製した JFET の構造パラメータを用いて解析式[2]から導出した室温~350°C における論理閾値電圧シフト量は約 0.17 V となり、実験値と良い一致を示した。このことは、室温から高温域にわたって CJFET 論理ゲートの特性予測が容易であることを示している。一方、室温~200°C では rail-to-rail 出力が得られているものの、300°C 以上では 0 V 入力時の出力電圧がわずかに減少している。これは、300°C 以上の高温域で pJFET のソース（電源）から nJFET のソース（接地）へ流れるリーク電流が増大することが原因であり、このリーク電流の抑制がさらなる高温動作実現に向けた課題となる。

CJFET インバータの動特性における立ち上がり時間と立下り時間の温度依存性を図 3 にシンボルで示す。温度上昇と共に立ち上がり時間は短くなるのに対し、立下り時間は長くなる。立ち上がり時間は主に pJFET の特性を反映し、温度上昇と共にドレイン電流が増大するため、立ち上がり時間は短くなる。一方、立ち下り時間は主に nJFET の特性を反映し、温度上昇と共に移動度の低下が生じるため、立下り時間は長くなる。伝達特性の計算に用いた解析式により導出した立ち上がり時間および立下り時間の温度依存性の計算結果を図 3 に実線、点線で示す。立ち上がり時間に若干の乖離が見られるものの、実験値と良い一致を示しており、動特性においても CJFET 論理ゲートの特性予測が可能であることが示唆された。

[1] M. Nakajima et al., IEEE EDL **40**, 866 (2019). [2] S. M. Sze, *Semiconductor Devices Physics and Technology* (Wiley, 2007).

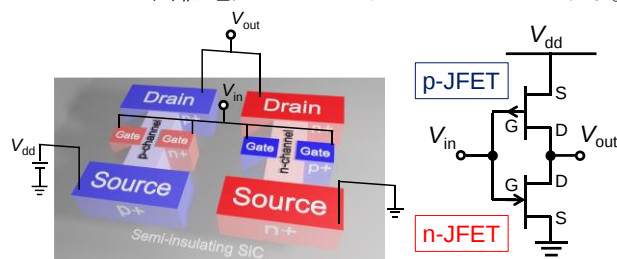


Fig. 1: A schematic diagram of the fabricated SiC CJFET and an inverter circuit diagram.

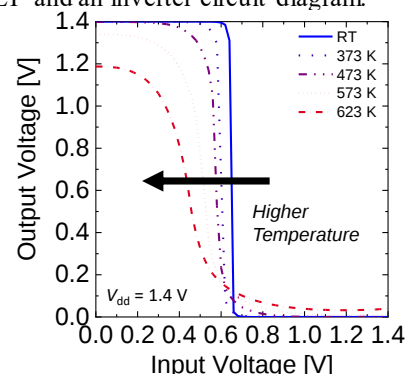


Fig. 2: Temperature dependence of voltage transfer characteristics.

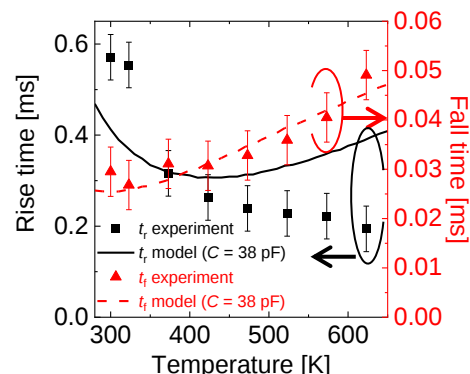


Fig. 3: Temperature dependence of rise and fall time of the SiC CJFET inverter.